



Universidade do Estado do Rio de Janeiro

Centro de Tecnologia e Ciências

Faculdade de Engenharia

Marcia Debora de Lima

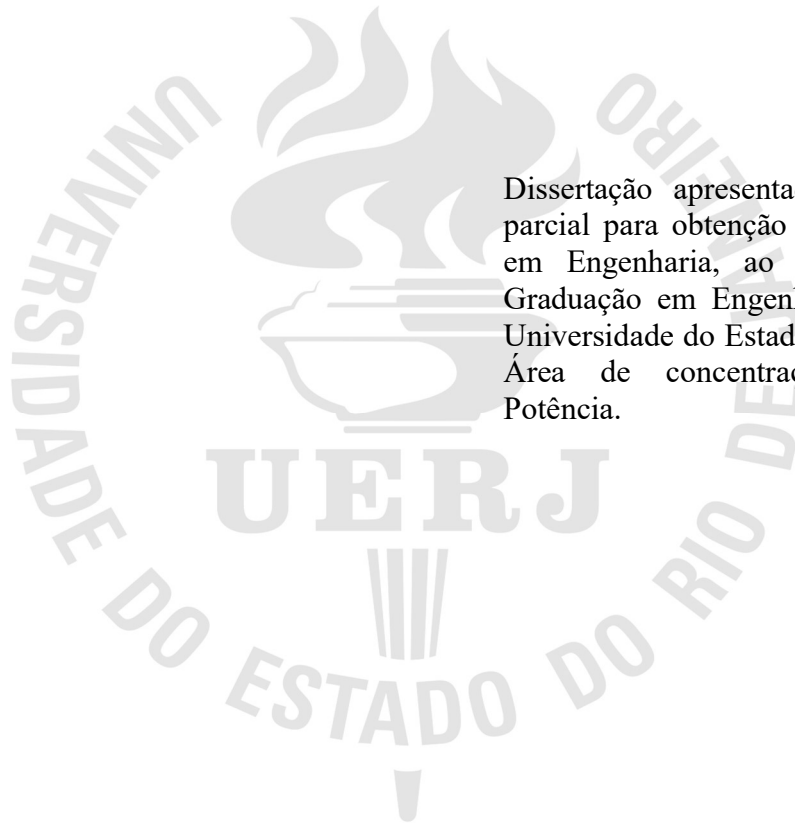
Sistema Eletrônico de Acionamento de Motor CA de Baixa Potência

Rio de Janeiro

2017

Marcia Debora de Lima

Sistema Eletrônico de Acionamento de Motor CA de Baixa Potência



Dissertação apresentada, como requisito parcial para obtenção do título de Mestre em Engenharia, ao Programa de Pós-Graduação em Engenharia Eletrônica, da Universidade do Estado do Rio de Janeiro. Área de concentração: Sistemas de Potência.

Orientador: Prof. Dr. Maria Dias Bellar

Rio de Janeiro

2017

CATALOGAÇÃO NA FONTE
UERJ / REDE SIRIUS / BIBLIOTECA CTC/B

L732 Lima, Marcia Debora de.
Sistema eletrônico de acionamento de motor CA de baixa potência /
Marcia Debora de Lima – 2017.
100f.

Orientador: Maria Dias Bellar.
Dissertação (Mestrado) – Universidade do Estado do Rio de Janeiro,
Faculdade de Engenharia.

1. Engenharia Eletrônica. 2. Motores elétricos - Controle eletrônico -
Dissertações. 3. Correntes alternadas - acionamento elétrico -
Dissertações. 4. Conversores eletrônicos - Dissertações. I. Bellar, Maria
Dias. II. Universidade do Estado do Rio de Janeiro. III. Título.

CDU 621.313

Autorizo, apenas para fins acadêmicos e científicos, a reprodução total ou parcial desta tese,
desde que citada a fonte.

Assinatura

Data

Marcia Debora de Lima

Sistema Eletrônico de Acionamento de Motor CA de Baixa Potência

Dissertação apresentada, como requisito parcial para obtenção do título de Mestre em Engenharia, ao Programa de Pós-Graduação em Engenharia Eletrônica, da Universidade do Estado do Rio de Janeiro. Área de concentração: Sistemas de Potência.

Aprovado em:

Banca Examinadora:



Prof.^a Maria Dias Bellar, Ph. D. (Orientadora)

Faculdade de Engenharia – UERJ



Prof. Aluisio Alves de Melo Bento, D.Sc.

Faculdade de Engenharia - UERJ



Prof. Luís Guilherme Barbosa Rolim, Dr.-Ing.

Escola Politécnica – UFRJ

Rio de Janeiro

2017

DEDICATÓRIA

Ao meu Deus, que me deu a vida e ilumina o meu caminho.

Ao meu esposo Alan que me carregou nos braços nos momentos de cansaço e desânimo.

A todas as pessoas que acreditam em sonhos e lutam por ele.

AGRADECIMENTO

Agradeço primeiramente a Deus, pois em todos os momentos da minha vida foi a minha calma e a minha luz.

Ao meu amado esposo Alan, que mesmo com tantos compromissos de trabalho, se fez presente com o seu apoio, com a sua força, compreensão e com o seu carinho. Não teria conseguido sem a sua preciosa ajuda.

Aos meus filhos Caroline e Gabriel e a minha mãe Ceny por compreenderem as minhas ausências e pelo apoio que me deram nos momentos mais difíceis. O amor de vocês foi essencial para esta longa caminhada. O meu eterno agradecimento.

Ao meu pai Magela (*in memoriam*) que durante toda a sua vida, me ensinou a ter coragem e determinação. Fazia-me crer que eu era uma pessoa incrível. Obrigada por sempre ter acreditado em mim. Você sempre foi um exemplo, o meu maior professor. Saudade!

Ao meu professor Celestino (*in memoriam*) que durante o projeto final de graduação, foi um professor e orientador brilhante, que mesmo muito doente foi generoso e permaneceu orientando até o final da sua vida. Os seus ensinamentos de Engenharia e de vida permanecerão em mim.

A professora Christiane Guarnier pelo incentivo e aos alunos da Automação do Cefet-NI, que durante o tempo em que fui professora, acendeu essa chama, essa vontade e paixão por ensinar.

Ao secretário Arthur do PEL por sua gentileza e disponibilidade para ajudar. Minha orientadora professora Maria Bellar pela oportunidade de realizar este trabalho e ao professor Aluisio Bento por seus ensinamentos e pelo incentivo.

A todos, a minha eterna admiração e gratidão!

Se não puder voar, corra.
Se não puder correr, ande.
Se não puder andar, rasteje,
mas continue em frente de qualquer jeito.

Martin Luther King

RESUMO

LIMA, Marcia Debora. *Sistema eletrônico de acionamento de motor CA de baixa potência*. 2017. 100f. Dissertação (Mestrado em Engenharia Eletrônica) – Faculdade de Engenharia, Universidade do Estado do Rio de Janeiro, Rio de Janeiro, 2017.

Neste trabalho são desenvolvidas topologias de sistemas de conversores eletrônicos de potência CA-CA, monofásico para trifásico, baseadas em retificadores “*boost*” com controle do fator de potência (“*PFC*”) e inversores multinível de três-níveis com grampeamento do ponto de neutro (“*Neutral-Point Clamped – NPC*”). São estudadas estratégias de controle do tipo histerese e “*One-Cycle (OCC)*” para obtenção de alto fator de potência e baixo índice de distorção harmônica total (THD%). É feita uma análise comparativa de diversos sistemas CA-CA, com aplicação das referidas técnicas de controle, acionando um motor de indução trifásico de baixa potência, com vistas à melhoria da qualidade de energia e a redução das especificações e do número de componentes. As análises ocorreram mediante software comercial (PSIM).

Palavras-Chave: Monofásico para Trifásico; Multinível; Controle Histerese; Controle *One-Cycle*.

ABSTRACT

LIMA, Marcia Debora. *Low power AC motor electronic drive system*. 2017. 100f. Dissertação (Mestrado em Engenharia Eletrônica) – Faculdade de Engenharia, Universidade do Estado do Rio de Janeiro, Rio de Janeiro, 2017.

This work presents the development of AC-AC, single-phase to three-phase, power electronic systems based on “*boost*” rectifiers with power factor correction (PFC) and three-level Neutral-Point Clamped (NPC) inverters. Control strategies of Hysteresis and One-Cycle (OCC) type are studied for achieving high power factor and low harmonic distortion (THD%). A comparative analysis of several AC-AC systems, with those referred control techniques, driving a low power three-phase induction motor, is performed, with the purpose of power quality improvement and reduced component specifications and part count. The analysis is carried out through simulation results obtained from commercial software (PSIM).

Keywords: Single-phase to Three-phase; Multilevel; Hysteresis Control; One-Cycle Control.

LISTA DE FIGURAS

FIGURA 1 – OFERTA DE POTÊNCIA DE GERAÇÃO ELÉTRICA – 2015 (%). FONTE MINISTÉRIO DE MINAS E ENERGIA.....	17
FIGURA 3 - RETIFICADOR EM PONTE COMPLETA CONTROLADA (JACOBINA, EULEZI, 2012)...	22
FIGURA 4 - COM CAPACITORES DE DIVISÃO NO ELO C.C (ENIETI, RAHMAN. 1990).....	23
FIGURA 5 - CONVERSOR MONOFÁSICO PARA TRIFÁSICO DE QUATRO FIOS (JACONINA, EUZELI. 2005).....	23
FIGURA 6 - CONVERSOR MONOFÁSICO PARA TRIFÁSICO COM UM RAMO COMPARTILHADO. NESTA CONFIGURAÇÃO NÃO EXISTE CONEXÃO DO PONTO MÉDIO NO ELO C.C (JACOBINA; EUZELI. 2012).....	24
FIGURA 7 - CÉLULAS BÁSICAS DAS TOPOLOGIAS DE CONVERSORES MULTINÍVEL: (A) PONTE H EM CASCATA (HBC), (B) NPC (<i>NEUTRAL POINT CLAMPED</i>) (C) CAPACITOR FLUTUANTE (<i>FLYING CAPACITOR</i>).....	25
FIGURA 9 - RETIFICADORES MONOFÁSICOS PARALELOS PARA ACIONAMENTO TRIFÁSICO (JACOBINA ET AL. 2010)	27
FIGURA 10 - (A) CONVERSOR “ <i>BOOST</i> ” MEIA PONTE DE DOIS NÍVEIS, (B) CONVERSOR “ <i>BOOST</i> ” NPC MEIA PONTE DE TRÊS NÍVEIS.....	28
FIGURA 11 - CONVERSOR “ <i>BOOST</i> ” EM MEIA PONTE	32
FIGURA 12 - VARIAÇÃO DA ONDULAÇÃO DE CORRENTE TENDO O ÍNDICE DE MODULAÇÃO COMO PARÂMETRO (EM P.U).	33
FIGURA 13 - RETIFICADOR “ <i>BOOST</i> ” NPC-3L.....	37
FIGURA 14 - VARIAÇÃO DA ONDULAÇÃO DE CORRENTE, TENDO O ÍNDICE DE MODULAÇÃO COMO PARÂMETRO (EM P.U).	40
FIGURA 15 - VARIAÇÃO DA ONDULAÇÃO DE CORRENTE TENDO O ÍNDICE DE MODULAÇÃO COMO PARÂMETRO (EM P.U).	41
FIGURA 16 - RETIFICADOR MONOFÁSICO “ <i>BOOST</i> ” MEIA-PONTE DOBRADOR DE 2-NÍVEIS.	45
FIGURA 17 - RETIFICADOR MONOFÁSICO “ <i>BOOST</i> ” NPC DE 3-NÍVEIS.	49
FIGURA 18 - POSSIBILIDADES DE FUNCIONAMENTO PARA O CONVERSOR “ <i>BOOST</i> ” MEIA PONTE DE DOIS NÍVEIS. (A) ONDULAÇÃO PICO A PICO DE CORRENTE ΔI_{LPP} PARA F CONSTANTE. (B) FREQUÊNCIA DE CHAVEAMENTO F VARIÁVEL E ΔI_{LPP} CONSTANTE.....	55
FIGURA 19 - POSSIBILIDADES DE FUNCIONAMENTO PARA O CONVERSOR “ <i>BOOST</i> ” MEIA PONTE DE TRÊS NÍVEIS. (A) ONDULAÇÃO PICO A PICO DE CORRENTE ΔI_{LPP} PARA F CONSTANTE. (B) FREQUÊNCIA DE CHAVEAMENTO F VARIÁVEL E ΔI_{LPP} CONSTANTE.....	56

FIGURA 20 - DIAGRAMA DE BLOCOS DE UM RETIFICADOR DE TENSÃO COM MALHAS DE CONTROLE	57
FIGURA 21 - DIAGRAMA DE BLOCOS DO CONTROLE POR VALORES MÉDIOS	58
FIGURA 22 - CORRENTE DE ENTRADA CONFINADA NOS LIMITES INFERIOR E SUPERIOR	58
FIGURA 23 - DIAGRAMA DE BLOCOS DO CONTROLE POR HISTERESE	59
FIGURA 24 - GERAÇÃO DE PULSOS DE COMANDO PARA AS CHAVES	60
FIGURA 25 - CONVERSOR CC-CC “BOOST” COM ESTRATÉGIA ONE CYCLE (SMEDLEY 1995).....	62
FIGURA 26 - ESQUEMA DE CONTROLE “ONE-CYCLE” (GHOSH E NARAYANAN, 2007)	64
FIGURA 28 - CONTROLE POR HISTERESE DO RETIFICADOR “BOOST” NPC TRÊS NÍVEIS.	68
FIGURA 29 - MODELO DE SIMULAÇÃO DO RETIFICADOR “BOOST” DOBRADOR EM MEIA-PONTE DE 2-NÍVEIS COM CONTROLE TIPO HISTERESE.	70
FIGURA 30 - RESULTADOS DE SIMULAÇÃO DO RETIFICADOR “BOOST” DOBRADOR EM MEIA-PONTE DE 2-NÍVEIS COM CONTROLE POR HISTERESE. (A) TENSÃO E CORRENTE (MULTIPLICADA POR 10) NA FONTE CA; (B) THD% DA CORRENTE DE ENTRADA E FATOR DE POTÊNCIA TOTAL; (C) TENSÕES NO BARRAMENTO CC.	71
FIGURA 31 - TENSÃO, V_s , E CORRENTE DE ENTRADA, I_L (MULTIPLICADA POR 10) COM OS RESPECTIVOS VALORES EFICAZES INDICADOS, REFERENTES A FIGURA 29.	71
FIGURA 32 - MODELO DE SIMULAÇÃO DO RETIFICADOR “BOOST” MEIA-PONTE EM 3-NÍVEIS, COM CONTROLE TIPO HISTERESE.	72
FIGURA 33 - RESULTADOS DE SIMULAÇÃO DO RETIFICADOR “BOOST” MEIA-PONTE EM 3-NÍVEIS COM CONTROLE HISTERESE. (A) TENSÃO E CORRENTE (MULTIPLICADA POR 10) NA FONTE CA; (B) THD% DA CORRENTE DE ENTRADA E FATOR DE POTÊNCIA TOTAL; (C) TENSÕES NO BARRAMENTO CC.	73
FIGURA 34 – TENSÃO, V_s , E CORRENTE DE ENTRADA, I_L (MULTIPLICADA POR 10) COM OS RESPECTIVOS VALORES EFICAZES INDICADOS, REFERENTES A FIGURA 32.	73
FIGURA 35 - CONTROLE POR OCC DO RETIFICADOR “BOOST” MEIA PONTE DOIS NÍVEIS.	75
FIGURA 36 - CONTROLE POR OCC DO RETIFICADOR “BOOST” NPC TRÊS NÍVEIS	76
FIGURA 37 – MODELO DE SIMULAÇÃO DO RETIFICADOR “BOOST” DOBRADOR MEIA-PONTE EM 2- NÍVEIS COM CONTROLE TIPO “OCC”.	77
FIGURA 38 - RESULTADOS DE SIMULAÇÃO DO RETIFICADOR “BOOST” MEIA-PONTE EM 2-NÍVEIS COM CONTROLE “OCC”. (A) TENSÃO E CORRENTE (MULTIPLICADA POR 10) NA FONTE CA; (B) THD% DA CORRENTE DE ENTRADA E FATOR DE POTÊNCIA TOTAL; (C) TENSÕES NO BARRAMENTO CC.	78
FIGURA 39 - TENSÃO, V_s , E CORRENTE DE ENTRADA, I_L (MULTIPLICADA POR 10) COM OS RESPECTIVOS VALORES EFICAZES INDICADOS, REFERENTES A FIGURA 37.	78

FIGURA 40 - MODELO DE SIMULAÇÃO DO RETIFICADOR “BOOST” MEIA-PONTE EM 3-NÍVEIS, COM CONTROLE “OCC”.....	79
FIGURA 41 - RESULTADOS DE SIMULAÇÃO DO RETIFICADOR “BOOST” MEIA-PONTE EM 3-NÍVEIS COM “OCC”. (A) TENSÃO E CORRENTE (MULTIPLICADA POR 10) NA FONTE CA; (B) THD% DA CORRENTE DE ENTRADA E FATOR DE POTÊNCIA TOTAL; (C) TENSÕES NO BARRAMENTO CC.	79
FIGURA 42 - TENSÃO, V_s , E CORRENTE DE ENTRADA, I_L (MULTIPLICADA POR 10) COM OS RESPECTIVOS VALORES EFICAZES INDICADOS, REFERENTES A FIGURA 40.	80
FIGURA 43 - INVERSOR MUTINÍVEL: (A) TOPOLOGIA CLÁSSICA, (B). COM O NÚMERO REDUZIDO DE COMPONENTES (KOURO, 2010).....	81
FIGURA 44 - INVERSOR MUTINÍVEL: (A) TOPOLOGIA CLÁSSICA, (B). COM O NÚMERO REDUZIDO DE COMPONENTES (KOURO, 2010).	82
FIGURA 45- MODULAÇÃO PWM: (A) TOPOLOGIA CLÁSSICA, (B). COM O NÚMERO REDUZIDO DE COMPONENTES.....	83
FIGURA 46 - COMANDO DAS CHAVES NO INVERSOR NPC REDUZIDO.....	83
FIGURA 47 - SISTEMA CA-CA.....	84
FIGURA 48 - SISTEMA COM RETIFICADOR EM 2-NÍVEIS COM CONTROLE HISTERESE E INVERSOR 3-NÍVEIS DE 2-RAMOS.	86
FIGURA 49 - RESULTADOS DE SIMULAÇÃO DO SISTEMA DA FIGURA 48. (A) TENSÃO E CORRENTE (MULTIPLICADA POR 10) NA FONTE CA; (B) THD% DA CORRENTE DE ENTRADA E FATOR DE POTÊNCIA TOTAL NA FONTE CA MONOFÁSICA; (C) TENSÕES NO BARRAMENTO CC.	86
FIGURA 50 - RESULTADOS DE SIMULAÇÃO DO SISTEMA DA FIGURA 48. (A) CORRENTES DE FASE DO MOTOR; (B) THD% NA CORRENTE DE FASE DO MOTOR; (C) VALOR EFICAZ DA CORRENTE DE FASE DO MOTOR (I_{A_RMS}), COMPONENTE FUNDAMENTAL DA TENSÃO FASE-FASE DO MOTOR (V_{AB_1}) E SEU VALOR EFICAZ ($V_{AB_1_RMS}$); (D) POTÊNCIA REAL (P_o) CONSUMIDA PELO MOTOR.....	87
FIGURA 51 - SISTEMA COM RETIFICADOR EM 3-NÍVEIS COM CONTROLE HISTERESE E INVERSOR DE 2-RAMOS.	87
FIGURA 52 - RESULTADOS DE SIMULAÇÃO DO SISTEMA DA FIGURA 51. (A) TENSÃO E CORRENTE (MULTIPLICADA POR 10) NA FONTE CA; (B) THD% DA CORRENTE DE ENTRADA E FATOR DE POTÊNCIA TOTAL NA FONTE CA MONOFÁSICA; (C) TENSÕES NO BARRAMENTO CC.	88
FIGURA 53 - RESULTADOS DE SIMULAÇÃO DO SISTEMA DA FIGURA 51. (A) CORRENTES DE FASE DO MOTOR; (B) THD% NA CORRENTE DE FASE DO MOTOR; (C) VALOR EFICAZ DA CORRENTE DE FASE DO MOTOR (I_{A_RMS}), COMPONENTE FUNDAMENTAL DA TENSÃO	

FASE-FASE DO MOTOR (V_{AB_1}) E SEU VALOR EFICAZ ($V_{AB_1_RMS}$); (D) POTÊNCIA REAL (P_o) CONSUMIDA PELO MOTOR.....	88
FIGURA 54 - SISTEMA COM RETIFICADOR EM 2-NÍVEIS COM CONTROLE “OCC” E INVERSOR DE 2-RAMOS.	89
FIGURA 55 - RESULTADOS DE SIMULAÇÃO DO SISTEMA DA FIGURA 54. (A) TENSÃO E CORRENTE (MULTIPLICADA POR 10) NA FONTE CA; (B) THD% DA CORRENTE DE ENTRADA E FATOR DE POTÊNCIA TOTAL NA FONTE CA MONOFÁSICA; (C) TENSÕES NO BARRAMENTO CC.	90
FIGURA 56 - RESULTADOS DE SIMULAÇÃO DO SISTEMA DA FIGURA 54. (A) CORRENTES DE FASE DO MOTOR; (B) THD% NA CORRENTE DE FASE DO MOTOR; (C) VALOR EFICAZ DA CORRENTE DE FASE DO MOTOR (I_{A_RMS}), COMPONENTE FUNDAMENTAL DA TENSÃO FASE-FASE DO MOTOR (V_{AB_1}) E SEU VALOR EFICAZ ($V_{AB_1_RMS}$); (D) POTÊNCIA REAL (P_o) CONSUMIDA PELO MOTOR.....	90
FIGURA 57 - SISTEMA COM RETIFICADOR EM 3-NÍVEIS COM CONTROLE “OCC” E INVERSOR DE 2-RAMOS.....	91
FIGURA 58 - RESULTADOS DE SIMULAÇÃO DO SISTEMA DA FIGURA 57. (A) TENSÃO E CORRENTE (MULTIPLICADA POR 10) NA FONTE CA; (B) THD% DA CORRENTE DE ENTRADA E FATOR DE POTÊNCIA TOTAL NA FONTE CA MONOFÁSICA; (C) TENSÕES NO BARRAMENTO CC.	91
FIGURA 59 - RESULTADOS DE SIMULAÇÃO DO SISTEMA DA FIGURA 57. (A) CORRENTES DE FASE DO MOTOR; (B) THD% NA CORRENTE DE FASE DO MOTOR; (C) VALOR EFICAZ DA CORRENTE DE FASE DO MOTOR (I_{A_RMS}), COMPONENTE FUNDAMENTAL DA TENSÃO FASE-FASE DO MOTOR (V_{AB_1}) E SEU VALOR EFICAZ ($V_{AB_1_RMS}$); (D) POTÊNCIA REAL (P_o) CONSUMIDA PELO MOTOR.....	92
FIGURA 60 - SISTEMA COM RETIFICADOR EM 2-NÍVEIS COM CONTROLE “OCC” E INVERSOR DE 3-RAMOS.	92
FIGURA 61 - RESULTADOS DE SIMULAÇÃO DO SISTEMA DA FIGURA 60. (A) TENSÃO E CORRENTE (MULTIPLICADA POR 10) NA FONTE CA; (B) THD% DA CORRENTE DE ENTRADA E FATOR DE POTÊNCIA TOTAL NA FONTE CA MONOFÁSICA; (C) TENSÕES NO BARRAMENTO CC.	93
FIGURA 62 - RESULTADOS DE SIMULAÇÃO DO SISTEMA DA FIGURA 60. (A) CORRENTES DE FASE DO MOTOR; (B) THD% NA CORRENTE DE FASE DO MOTOR; (C) VALOR EFICAZ DA CORRENTE DE FASE DO MOTOR (I_{A_RMS}), COMPONENTE FUNDAMENTAL DA TENSÃO FASE-FASE DO MOTOR (V_{AB_1}) E SEU VALOR EFICAZ ($V_{AB_1_RMS}$); (D) POTÊNCIA REAL (P_o) CONSUMIDA PELO MOTOR.....	93
FIGURA 63 - SISTEMA COM RETIFICADOR EM 3-NÍVEIS COM CONTROLE “OCC” E INVERSOR DE 3-RAMOS.....	94

FIGURA 64 - RESULTADOS DE SIMULAÇÃO DO SISTEMA DA FIGURA 63. (A) TENSÃO E CORRENTE (MULTIPLICADA POR 10) NA FONTE CA; (B) THD% DA CORRENTE DE ENTRADA E FATOR DE POTÊNCIA TOTAL NA FONTE CA MONOFÁSICA; (C) TENSÕES NO BARRAMENTO CC. 94

FIGURA 65 - RESULTADOS DE SIMULAÇÃO DO SISTEMA DA FIGURA 63. (A) CORRENTES DE FASE DO MOTOR; (B) THD% NA CORRENTE DE FASE DO MOTOR; (C) VALOR EFICAZ DA CORRENTE DE FASE DO MOTOR (I_{A_RMS}), COMPONENTE FUNDAMENTAL DA TENSÃO FASE-FASE DO MOTOR (V_{AB_1}) E SEU VALOR EFICAZ ($V_{AB_1_RMS}$); (D) POTÊNCIA REAL (P_o) CONSUMIDA PELO MOTOR..... 95

LISTA DE TABELAS

Tabela 1 - Etapas de chaveamento para o conversor Meia ponte	28
Tabela 2 - Etapas de chaveamento para o conversor NPC-3L.....	29
Tabela 3 - Parâmetros considerados para o projeto das topologias CA-CC com dois e três níveis.	44
Tabela 4 - Ondulações pico a pico de tensão e de corrente para as topologias de dois e três níveis.	54

LISTA ABREVIATURAS E SIGLAS

EMI	Electromagnetic Interference
FC	Floating capacitor
IGBT	Insulated Gate Bipolar Transistor
MLI	Modulação por Largura de Impulsos
MLC	Modulação por limite de corrente
NPC	Neutral-Point Clamped
NPC-3L	Neutral Point Clamped three level
PI	Controlador Proporcional-Integral
PFC	Power Factor Correction
PSPWM	Phase Shift Pulse Width Modulation
PWM	Pulse Width Modulation
RMS	Root Mean Square
THD	Total Harmonic Distortion
Ts	Período de Chaveamento
VREF	Tensão de Referência
Vef	Tensão Eficaz

SUMÁRIO

INTRODUÇÃO	17
Objetivos.....	19
1. ESTADO DA ARTE DAS TOPOLOGIAS DE CONVERSORES CA-CA MONOFÁSICO PARA TRIFÁSICO.....	20
1.1. Sistemas Convencionais	21
1.2. Configurações com redução no número de chaves.....	22
1.3. Conversores Multinível.....	24
1.4. Conversor com retificadores paralelos monofásicos.....	27
2. TOPOLOGIAS DOS RETIFICADORES.....	28
2.1. Apresentação e Análise das Topologias para Corrente de Entrada Senoidal	29
2.2. Estudo dos conversores	31
2.2.1. Retificador Meia-Ponte de Dois Níveis.....	31
2.2.2. Retificador “ <i>boost</i> ” NPC de Três Níveis.....	36
2.2.3. Dimensionamento de L e C para os conversores CA-CC	44
2.2.3.1. Cálculos para o Retificador “ <i>boost</i> ” em Meia-Ponte Dobrador de Tensão de 2- Níveis	44
2.2.3.2. Cálculos para o Retificador Monofásico “ <i>boost</i> ” NPC de 3-Níveis	48
3. TÉCNICAS DE MODULAÇÃO E ESTRATÉGIAS DE CONTROLE	54
3.1 Estratégias de Controle por Histerese Constante e Valores Médios Instantâneos	56
3.1.1. Controle por Valores Médios Instantâneos (Histerese Variável).....	57
3.1.2. Controle por Histerese Constante.....	59
3.2. Estratégia de Controle “ <i>One-Cycle</i> ”	60
3.2.1. Implementação do controle “ <i>One-Cycle</i> ” nas topologias.....	64
4. SIMULAÇÃO DAS TOPOLOGIAS COM AS TÉCNICAS DE CONTROLE	66
4.1. Estratégia de controle por Histerese variável.....	66
4.1.1. Blocos de controle da estratégia de controle por Histerese.....	67
4.1.2. Simulação das Topologias dos Retificadores com Controle por Histerese.....	70
4.2. Estratégia de controle “ <i>One-cycle</i> ” (“ <i>OCC</i> ”)	74
4.2.1. Esquema de Controle para Topologia “ <i>boost</i> ” Meia-Ponte Dobradora em 2-Níveis	74

4.2.2.	Esquema de Controle para Topologia “ <i>boost</i> ” Meia-Ponte em 3-Níveis.....	75
4.3.	Simulação das Topologias dos Retificadores com Controle “<i>OCC</i>”	77
5.	TOPOLOGIAS DE SISTEMAS CA-CA COM INVERSORES EM 3-NÍVEIS	81
5.1.	Topologias de Inversores	81
5.2.	Técnicas de Modulação do Inversor para o comando das chaves	82
5.3.	Simulação do Sistema Completo CA-CA	84
5.3.1.	Simulação de Sistemas CA-CA com Controle por Histerese.....	85
5.3.2.	Simulação de Sistemas CA-CA com Controle por “ <i>OCC</i> ”	89
6.	CONCLUSÕES	96
	REFERÊNCIAS	97

INTRODUÇÃO

A demanda por energia, particularmente na forma de energia elétrica, é cada vez maior no Brasil e no mundo. Muito impulsionada pelas exigências de uma indústria em desenvolvimento e de uma população em crescimento, que demanda cada vez mais por alimentos, conseqüentemente, impulsionando uma maior e mais eficiente produção agropecuária.

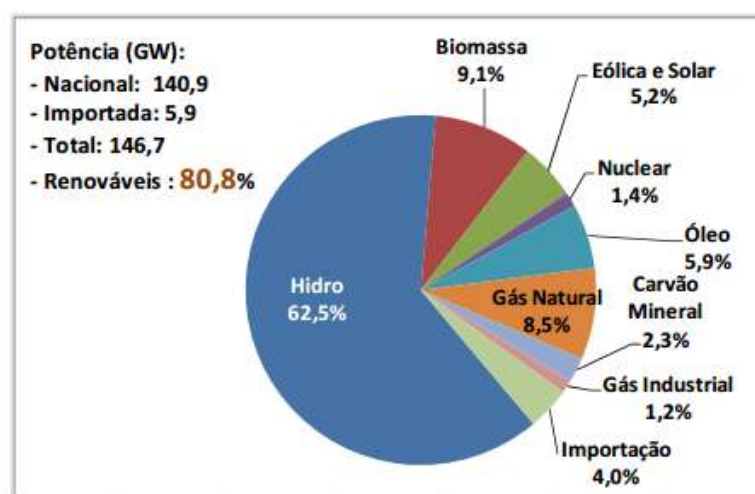
Outro fato relevante é que com a evolução da tecnologia agrícola, algumas cargas exigem alta qualidade de energia, tais como conversores de energia, computadores, equipamentos de comunicação além de uma grande variedade de equipamentos elétricos comerciais e de uso doméstico.

Por outro lado, a preocupação pelos altos níveis de poluição por carbono como consequência de décadas de utilização majoritária de combustíveis fósseis, Tem motivado a criação de normas para disciplinar a utilização responsável da energia e incentivar o aproveitamento de novas fontes.

Neste contexto, a Eletrônica de Potência tem uma grande importância, pois permite a utilização da energia proveniente das fontes geradoras convencionais já existentes (tais como usinas hidroelétricas e térmicas) e facilita o aproveitamento de novas fontes de energia (CARRASCO *et al.*, 2006).

A Figura 1 ilustra a matriz de oferta de potência de energia elétrica no Brasil.

Figura 1 – Oferta de Potência de Geração elétrica – 2015 (%). Fonte: MINISTÉRIO DE MINAS E ENERGIA



Nos meios elétricos rurais, o custo para levar um sistema de energia trifásico é sempre alto. Entretanto, conversores monofásicos para trifásicos são uma excelente opção onde o sistema trifásico de energia não está disponível. Um dos principais motivos da utilização destes conversores é que os motores trifásicos são significativamente mais eficientes e econômicos que os motores monofásicos. Além disso, as correntes de partida e de regime de trabalho, em um motor trifásico, são muito menores (ENJETI, 1991).

Ao longo dos anos, várias tecnologias de sistemas de conversão monofásica para trifásica foram desenvolvidas. Os conversores disponíveis podem ser classificados como: tipo rotacional; autotransformadores com capacitores chaveados e conversores estáticos.

De longe, os conversores estáticos (baseados em semicondutores) para conversão direta de monofásico para trifásico são os mais eficientes (ENJETI, 1991), de menor custo e de implantação simples. Por este motivo, os conversores estáticos são o objetivo deste trabalho.

Os itens importantes que foram considerados nesse trabalho também são: a redução do número de chaves semicondutoras para redução do peso e volume; uso de controladores simples; melhoria do fator de potência; e a redução da distorção harmônica total (THD%) no ponto de conexão com a rede elétrica, sendo este o aspecto de desempenho principal considerado nesta dissertação.

Estima-se que com o aumento da eficiência permitida pela eletrônica de potência aliada a outras tecnologias existentes, é possível economizar 20% da demanda de energia global (BOSE, 2013).

Com esta motivação, este trabalho pretende contribuir, com uma análise comparativa, através de simulações, das estratégias de controle de conversores CA-CA monofásico para trifásico, para a seleção e aplicação de sistemas mais eficientes e de baixo custo.

Objetivos

Com o conversor elevador de tensão ou “*boost*” para controle do fator de potência (“*Power Factor Correction – PFC*”), é possível construir retificadores com baixa distorção harmônica e elevado fator de potência, utilizando-se um controle apropriado. Este tipo de conversor é o mais utilizado por apresentar topologia simples, com alta eficiência e permitindo a correção do fator de potência a partir de diversas técnicas de controle que permitem diminuir a distorção na forma de onda da corrente de entrada, como também, diminuir o ângulo de defasagem entre a corrente e a tensão de entrada, elevando assim o fator de potência para o mais próximo da unidade, fazendo com que a carga tenha um comportamento resistivo em relação à rede e mantenha uma tensão de saída regulada. Espera-se que através do controle aplicado ao conversor “*boost*”, se obtenha baixas taxas de distorção harmônica na corrente de entrada (THD) de forma a atender a norma IEC 61000-3-2 (BASU 2004), (IEC 61000-3-2,1995).

Nos conversores elevadores de tensão (“*boost*”) o valor da indutância influencia no modo de condução que pode ser: contínuo, crítico ou descontínuo. Para se evitar grandes esforços nas chaves, será utilizado o modo de condução contínuo (MCC).

Neste trabalho será realizada a análise de estratégias de controle por Histerese e “*One-Cycle Control (OCC)*”, para conversores “*boost*” CA-CC (Retificador) de dois e três níveis. Será analisado o desempenho de sistemas CA-CA, monofásico para trifásico, com inversor do tipo Três-Níveis com grampeamento do ponto de neutro (“*Three-Level Neutral-Point Clamped (NPC) Inverter*”).

O que se espera como produto final do trabalho é um conversor CA-CA que consiga um melhor aproveitamento da energia elétrica para atender a população do meio rural e/ou urbana onde a rede elétrica disponível é a monofásica, mas há a necessidade de uma energia trifásica. Um exemplo disso são os motores de indução que são amplamente utilizados para uso doméstico e rural por serem de baixo custo, mas, no entanto, são mais eficientes quando trifásicos, sendo necessária a utilização do conversor para prover as três fases para o seu acionamento.

As estratégias de controle serão validadas através de simulações no software comercial PSIM.

1. ESTADO DA ARTE DAS TOPOLOGIAS DE CONVERSORES CA-CA MONOFÁSICO PARA TRIFÁSICO

As soluções de conversão de sistemas monofásicos para trifásicos têm sido pesquisados há várias décadas, e, portanto, há uma vasta literatura neste tema.

Entretanto, em função da evolução tecnológica que envolve dispositivos eletrônicos de potência, componentes analógicos e digitais, microprocessadores e os motores elétricos, os sistemas monofásicos para trifásicos, continuam a ser pesquisados. Por isso, a primeira etapa deste trabalho será dedicada ao estudo do Estado da Arte para uma classificação mais elaborada sobre os diversos tipos de conversão de sistemas monofásicos para trifásicos, aplicados ao acionamento de motores elétricos.

Os autores em (Jacobina; Euzeli, 2012) apresentam uma classificação de conversões de sistema monofásico para trifásico:

- i. Redução ou eliminação do número de componentes:
 - Redução no número de semicondutores.

Que pode ser através de ramo compartilhado do retificador com o inversor, simplificação do retificador ou através de conexão no ponto médio do barramento CC, isto faz com que diminua o número de ramos e com isso eliminam-se algumas chaves.
 - Eliminação do capacitor do barramento CC.

Por algum tempo houve uma tendência na redução do número de semicondutores com o objetivo de diminuir o custo do projeto, substituindo um ramo do retificador por capacitores no barramento C.C já que os capacitores eram mais baratos. Com isso eliminava-se algumas chaves.
- ii. Incremento do número de componentes.

Com a evolução da Eletrônica de Potência os semicondutores foram ficando mais baratos e o aumento do número de chaves se tornou uma opção interessante já que oferece melhora na eficiência, robustez e baixa distorção harmônica.

Nesta seção são apresentadas algumas configurações de sistemas obtidas, até o momento, da literatura.

1.1. Sistemas Convencionais

Nos sistemas convencionais, os retificadores utilizavam apenas diodos ou tiristores, os quais geravam correntes de entrada pulsadas com alto fator de distorção harmônica. Conseqüentemente, não conseguiram satisfazer os padrões de qualidade de energia mais rigorosos impostos pelas autoridades de fornecimento de energia no passado recente. Em um esforço para superar essas limitações dos conversores convencionais, os pesquisadores desenvolveram ao longo dos anos, conversores CA - CC com baixa distorção de corrente de entrada e fator de potência próximo à unidade. Várias topologias, técnicas e estratégias de controle foram sugeridas para melhorar o desempenho desses conversores.

As Figuras 2 e 3 mostram configurações de conversão monofásicas para trifásicas, que serviram como base para o desenvolvimento de outras estruturas. A topologia é constituída por um retificador de entrada, e um elo CC ou barramento CC formado por capacitores seguido por um inversor trifásico. Esta topologia apresenta baixo fator de potência total e alto nível de THD%, devido ao retificador não controlado de entrada.

Figura 2 - Retificador monofásico em ponte de diodos e o estágio inversor composto por inversor trifásico de dois níveis (JACOBINA, EULEZI, 2012)

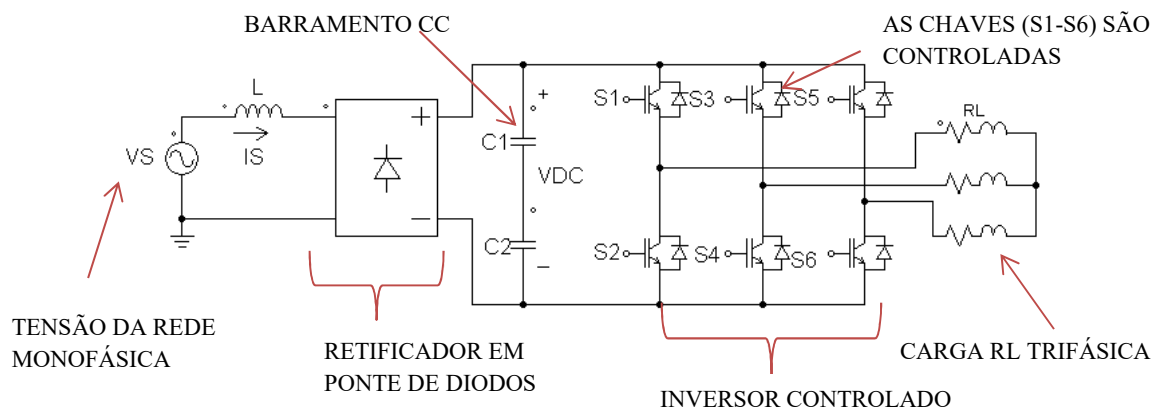
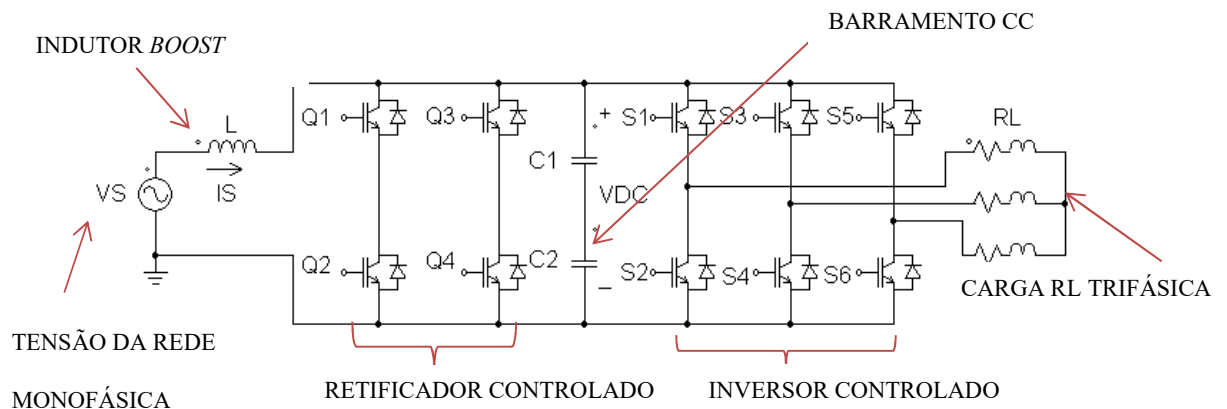


Figura 3 - Retificador em Ponte completa controlada (JACOBINA, EULEZI, 2012)



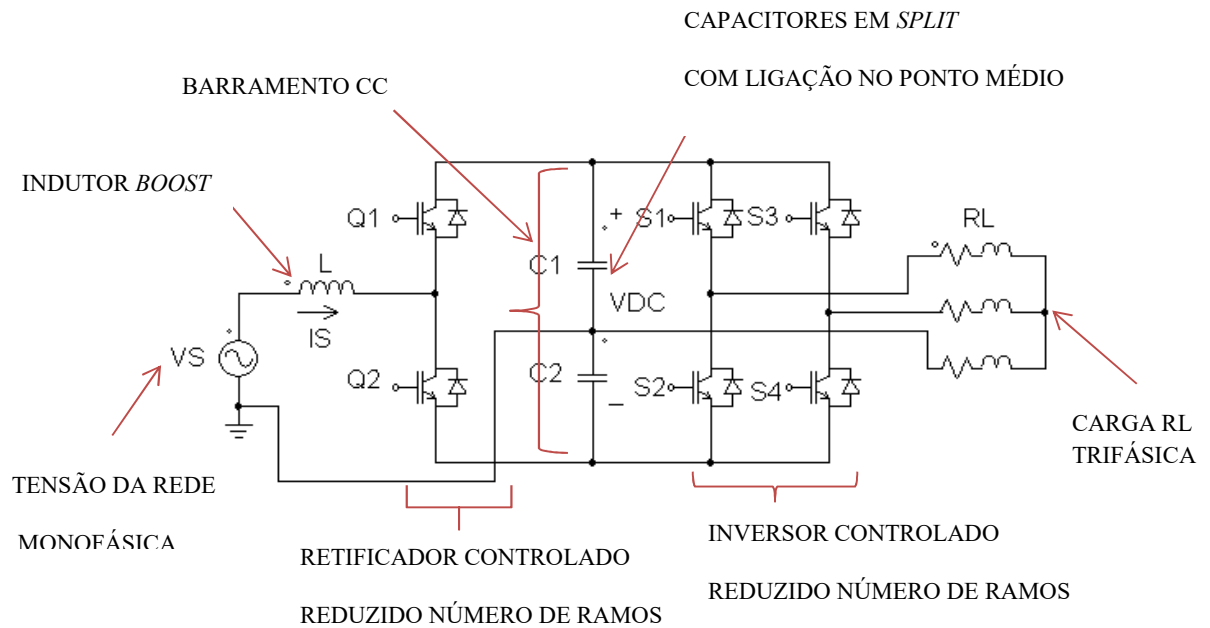
1.2. Configurações com redução no número de chaves

Um conversor convencional de sistema monofásico para o sistema trifásico possui no mínimo dez chaves, quatro para o retificador e seis para o inversor trifásico, conforme a Figura 2. É comum na literatura chamar de “reduzido” qualquer circuito com número de componentes menor que dez.

A proposta de ENJETI e RAHMAN (1993) foi uma das contribuições mais importante nos últimos anos e envolve uma redução no número de componentes. O conversor é composto por seis chaves ativas sendo que um ramo de chaves realiza a retificação e os outros dois ramos realizam a função de inversor. É possível realizar com este circuito, o controle da corrente de entrada para se obter um fator de potência próximo à unidade. Uma das vantagens destes tipos de configurações é que o retificador permite o fluxo de energia bidirecional entre o elo C.C e a corrente alternada. Este conversor dá garantias de controle de fator de potência unitário, controle de tensão no elo CC e correntes equilibradas aplicadas a carga com um número reduzido de chaves. Esta configuração reduziu o conversor para quatro ramos, pois o retificador e o inversor compartilham um ramo. Essas topologias foram concebidas para serem usadas quando a frequência de saída é fixa e deve ser igual à frequência de rede elétrica.

O conversor mostrado na Figura 4 emprega apenas seis interruptores IGBT (*Insulated Gate Bipolar transistor*). A conexão no ponto médio do elo C.C tem sido empregada em muitos conversores A.C, para garantir a redução da potência nas chaves.

Figura 4 - Com capacitores de divisão no elo C.C (Enieti, Rahman. 1990).



Na topologia Trifásica de quatro fios (Figura 5) normalmente emprega a topologia de ponte completa com grande número de interruptores. Neste caso, como mostra a Figura 6, a topologia foi classificada como reduzida, pois o número de interruptores da etapa de retificação é compartilhado entre os lados de entrada e de saída do conversor. O barramento C.C com conexão no ponto médio não é requerido. Esta topologia permite o fluxo bidirecional de potência entre a entrada e a carga, bem como um controle ativo do fator de potência de entrada. O desempenho global deste conversor será comparado com a topologia convencional, que também utiliza dez interruptores e com as demais que serão propostas neste trabalho.

Figura 5 - Conversor monofásico para trifásico de quatro fios (JACONINA, EUZELI. 2005).

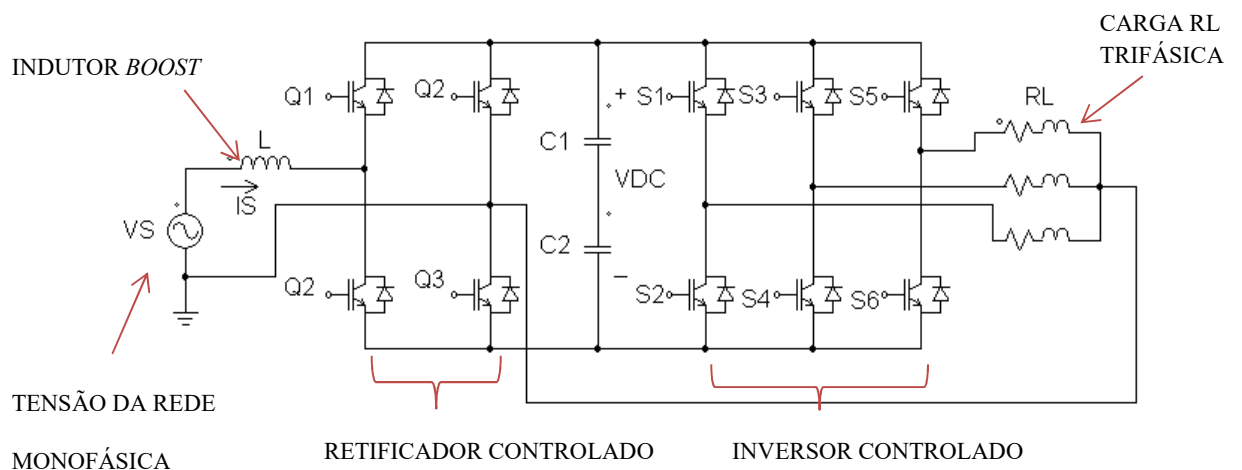
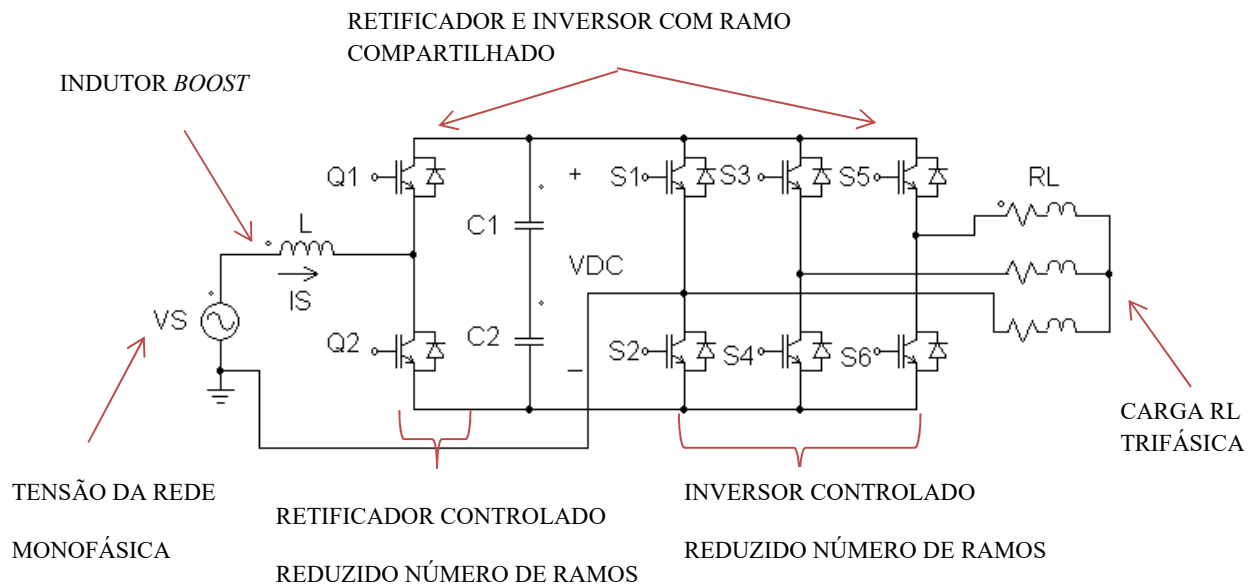


Figura 6 - Conversor monofásico para trifásico com um ramo compartilhado. Nesta configuração não existe conexão do ponto médio no elo C.C (JACOBINA; EUZELI. 2012).



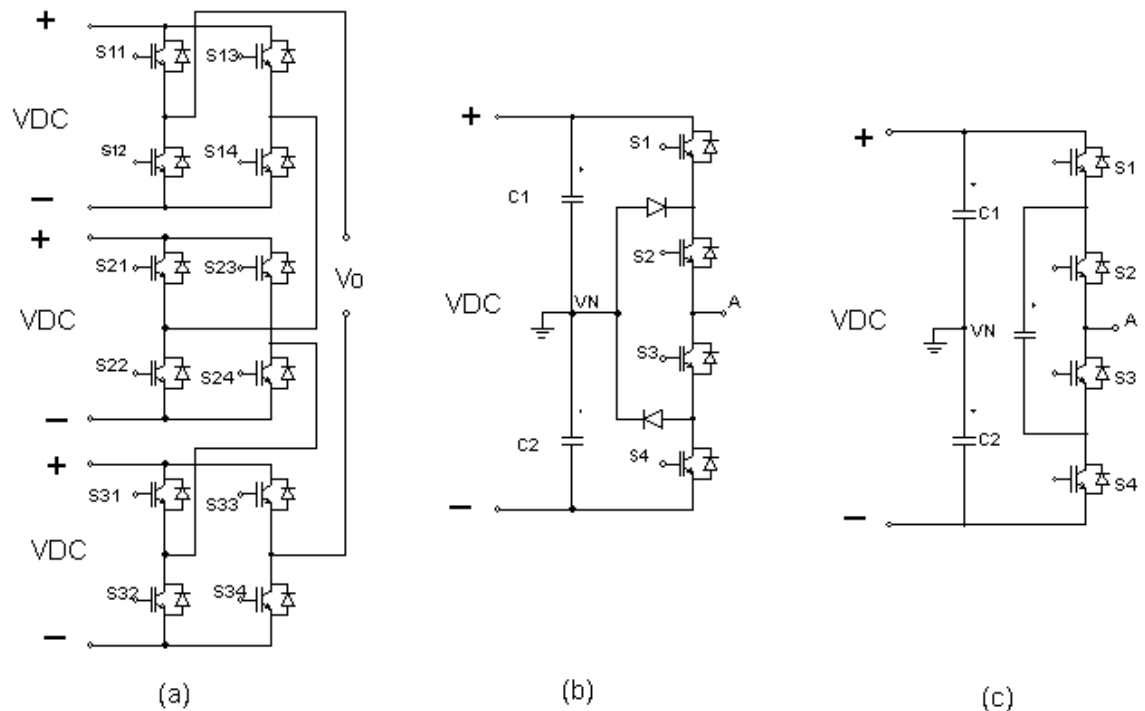
1.3. Conversores Multinível

O conversor multinível vem sendo uma escolha preferida nas conversões em circuito de potência. Embora seja uma tecnologia bastante aceita e já comprovada os conversores multiníveis, apresentam ainda bastantes desafios e oferecem uma alta gama de pesquisa e desenvolvimento. Um aumento no número de componentes num conversor se justifica pela melhoria de desempenho do sistema e pela redução dos esforços de tensão nas chaves.

A tecnologia do conversor multinível iniciou com a introdução do conceito de forma de onda escalonada, com a ponte H conectada em série também conhecido como conversor Ponte H em cascata (HBC). Uma década depois, surgiu o diodo grampeado para evoluir para o conversor NPC três níveis, proposto em (NABAE, A.; TAKAHASHI, I; AKAGI H., 1981). Na década de 60 foi desenvolvida a tecnologia do conversor multinível de média tensão, o circuito FC (capacitor flutuante).

Estas três topologias de conversores multiníveis apresentadas na Figura 7, podem ser consideradas como topologias multiníveis clássicas.

Figura 7 - Células básicas das topologias de Conversores multinível: (a) Ponte H em cascata (HBC), (b) NPC (*Neutral Point Clamped*) (c) Capacitor flutuante (*Flying Capacitor*).



Um conversor multinível tem várias vantagens sobre um conversor de dois níveis convencional. Os conversores de vários níveis podem gerar tensões de saída com distorção muito baixa, com redução nas tensões dv/dt em dispositivos semicondutores. Os conversores de vários níveis produzem menor tensão de modo comum, produzem uma corrente de entrada com menos distorção harmônica a uma frequência de comutação menor.

Como desvantagem, os conversores multiníveis apresentam um sério problema que é o desbalanceamento da tensão no barramento dos capacitores, mas isto pode ser superado com a utilização de estratégias de modulação e controle.

Em (KOURO-2010) foi feito um estudo detalhado e tabulados os parâmetros e classificações mais relevantes para as topologias clássicas dos conversores Multiníveis. Nesse estudo podemos ver que o NPC três níveis possui aplicabilidade em média e alta tensão, graças aos altos níveis de potência alcançáveis por estas estruturas. Porém, o foco deste trabalho está na topologia clássica de três níveis NPC.

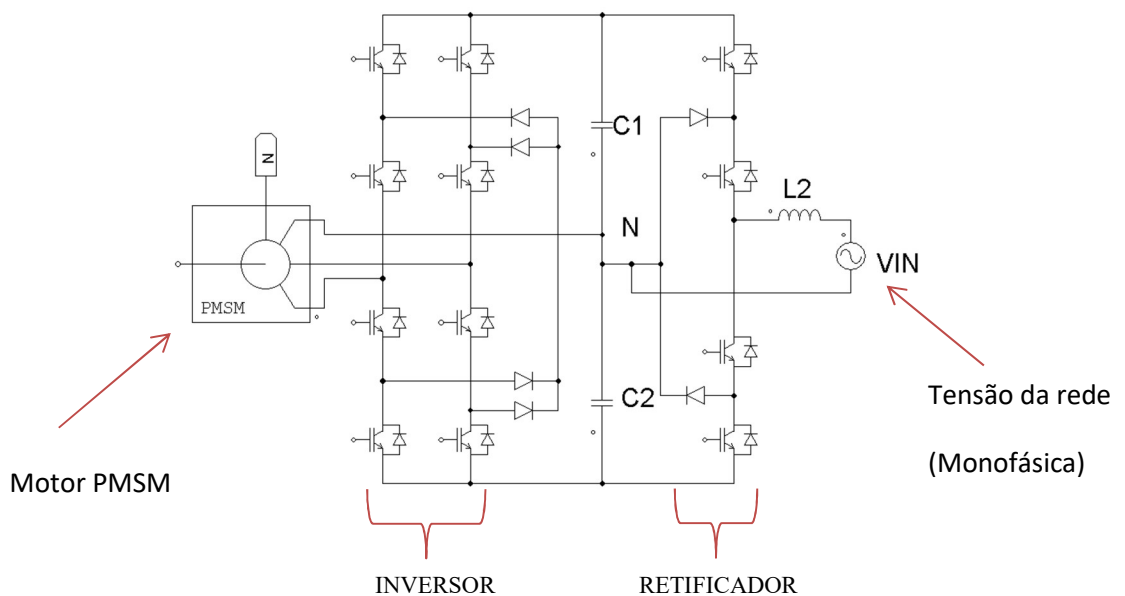
O conversor de três níveis NPC, possui um ponto neutro e todos os interruptores são operados com uma tensão de comutação com a metade da tensão do barramento C.C e oferece

uma solução simples para estender as gamas de tensão e potência em relação às existentes de conversão de dois níveis.

Uma vantagem interessante é que o circuito de potência do NPC com um ramo monofásico é comercializado por diferentes fabricantes com diversas potências, esquemas de controle, dispositivos semicondutores, entre outras especificações técnicas. Esta célula básica do conversor NPC, apresentado na Figura 7 (b) possui quatro chaves controladas e dois diodos de grampeamento. As chaves conduzem aos pares e de forma complementar. Os pares de chaves S1, -S3 e S2, -S4, alternam o seu chaveamento conforme são enviados os pulsos de controle. Na carga teremos três níveis de tensão: $V/2$, 0, $-V/2$. Cada chave estará submetida à metade da tensão do barramento CC.

Na Figura 8 tem-se o circuito proposto em (KOURO, 2013) para o conversor multinível com redução do número de chaves com o objetivo de otimizar o custo do conversor de potência, reduzindo o número de chaves eletrônicas. Esta topologia representa um conversor multinível CA-CC-CA simplificado para pequeno sistema de geração de energia, que se baseia na topologia *Neutral Point Clamped* ou *NPC*. A principal vantagem desta topologia é que permite a conversão monofásica para trifásica em três níveis para ser utilizado como uma interface completa para um *Magnet Synchronous Permanentes Gerador* (PMSG).

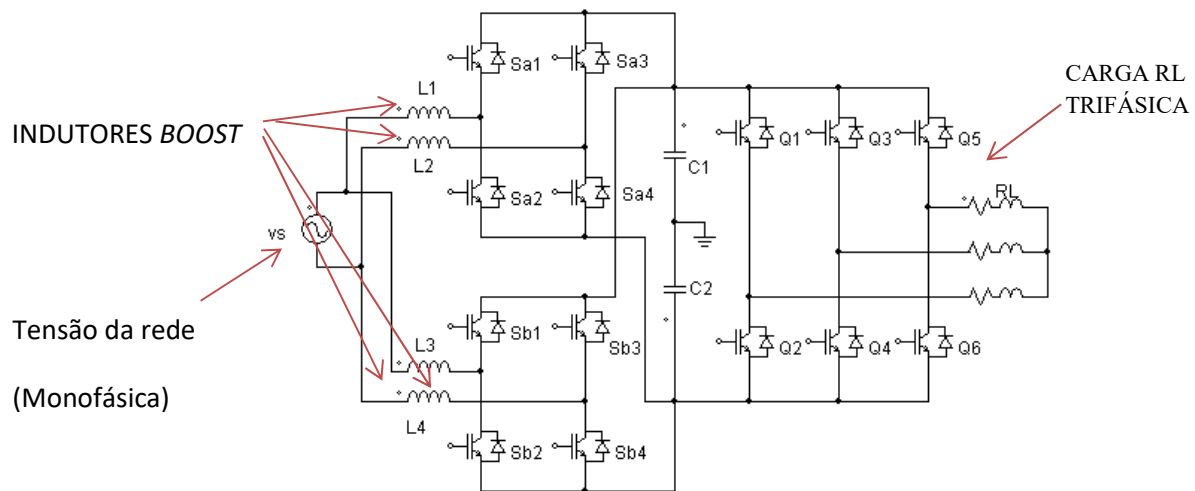
Figura 8 - Conversor AC-DC-AC de três níveis NPC (KOURO, S; et al. 2013).



1.4. Conversor com retificadores paralelos monofásicos

Este conversor da Figura 9 é denotado como topologia convencional. Os conversores paralelos foram utilizados para melhorar a capacidade de potência, confiabilidade, eficiência e redundância. Técnicas conversores paralelos podem ser empregadas para melhorar o desempenho de filtros ativos de potência, fontes de alimentação ininterrupta (UPS), a tolerância a falhas de duplamente alimentados geradores de indução, e unidades trifásicas.

Figura 9 - Retificadores monofásicos paralelos para acionamento trifásico (JACOBINA et al. 2010)



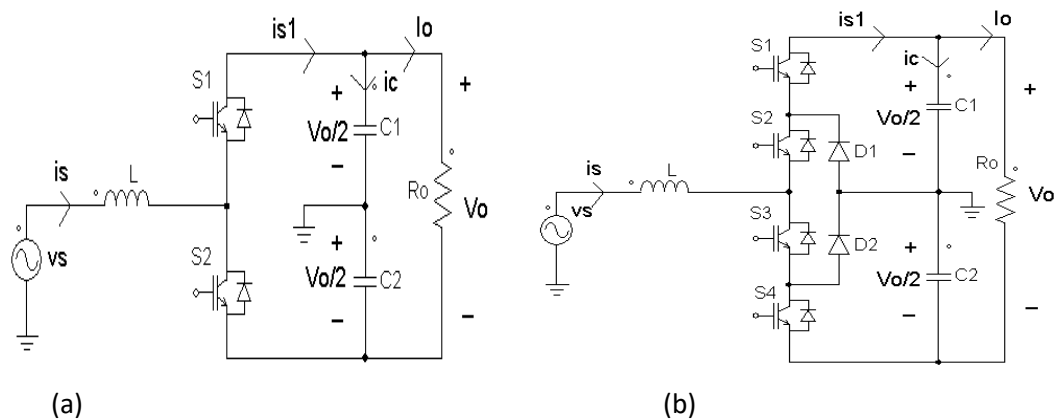
Em comparação com a topologia convencional, o sistema permite propostas para reduzir as correntes de comutação retificadora, o THD da corrente de rede com a mesma frequência de comutação ou a frequência de comutação com o mesmo THD da corrente de rede e aumentar as características de tolerância a falhas. Além disso, as perdas do sistema apresentado podem ser menores do que a do convencional. O investimento inicial do sistema proposto (devido ao elevado número de dispositivos semicondutores) não pode ser considerado uma desvantagem, especialmente considerando o cenário em que as vantagens citadas justifiquem tal investimento inicial.

2. TOPOLOGIAS DOS RETIFICADORES

Neste capítulo foi realizado o estudo de duas topologias de conversores CA-CC com o objetivo de se determinar qual delas apresenta o melhor desempenho.

Na Figura 10 são apresentadas as topologias de retificadores de tensão em Meia Ponte e o *Neutral Point Clamped* ou NPC.

Figura 10 - (a) Conversor “boost” Meia Ponte de dois níveis, (b) Conversor “boost” NPC meia ponte de três níveis.



As chaves ativas são controladas e o seu chaveamento alternam entre os estados “on” e “off”. Elas garantem a saída retificada da tensão de entrada alternada.

Para cada semi-ciclo da rede, em um período de comutação as etapas de operação para os conversores estão na Tabela 1.

Tabela 1 – Etapas de chaveamento para o conversor Meia ponte

Tensão da fonte	Corrente da fonte	Chaves em “on”	V_o
$V_s > 0$	$I_L > 0$	S2	$+V_{c1}$
$V_s < 0$	$I_L < 0$	S1	$-V_{c2}$

Tabela 2– Etapas de chaveamento para o conversor NPC-3L

Tensão da fonte	Corrente da fonte	Chaves em “on”	Dispositivos conduzindo	V_o
$V_S > 0$	$I_L > 0$	T_{a1}, T_{a2}	D_{a1}, D_{a2}	$+V_{DC}/2$
		T_{a2}, T_{a3}	T_{a3}, D_{a6}	0
	$I_L < 0$	T_{a3}, T_{a4}	D_{a3}, D_{a4}	$-V_{DC}/2$
		T_{a2}, T_{a3}	D_{a5}, T_{a2}	0

2.1 Apresentação e Análise das Topologias para Corrente de Entrada Senoidal

Para os conversores chaveados faz-se uma abordagem levando em consideração os estados das chaves ou a combinação dos seus estados destas.

Na Equação 1, T é o período de chaveamento, T_{on} é o intervalo de condução da chave (fechada) e T_{off} é o intervalo onde a chave está bloqueada (aberta).

$$\Delta i_L = \frac{1}{L} \int_0^{t_{on}} v_L(t) dt + \frac{1}{L} \int_{t_{on}}^T v_L(t) dt = 0 \quad (1)$$

Nos conversores chaveados onde a frequência de chaveamento (f_s) é elevada, em regime permanente e durante um período de chaveamento, o valor médio da corrente no indutor é considerado constante. Portanto, a variação da corrente no indutor é considerada nula dentro de um período de chaveamento. Então, desenvolvendo (1) com essas considerações chega-se ao valor da ondulação de corrente do indutor:

$$\Delta i_L = \frac{V_{L(on)}}{L} \cdot t_{on} + \frac{V_{L(off)}}{L} \cdot (T - t_{on}) = 0 \quad (2)$$

Sendo que,

$$(T - t_{on}) = t_{off} \quad (3)$$

Onde $(T - t_{on})$ é o intervalo t_{off} , $V_L(on)$ e $V_L(off)$ são às tensões do indutor nos intervalos t_{on} e t_{off} , respectivamente. As tensões $V_{L(on)}$ e $V_{L(off)}$ são constantes e as correntes têm formas de onda de rampas, o que resulta numa corrente triangular de frequência f cuja amplitude pico a pico pode ser medida nos intervalos de chaveamento t_{on} ou t_{off} .

No intervalo t_{on} a variação de corrente pico a pico é dada em (4):

$$\Delta i_L = \frac{V_{L(on)}}{L} \cdot t_{on} \quad (4)$$

O valor da ondulação pico a pico de tensão no capacitor, ou calcular o valor do capacitor, é obtido com base em (5). A integração inclui os intervalos em que a corrente do capacitor é positiva ($i_C \geq 0$) e negativa ($i_C \leq 0$), para os quais ocorre o crescimento e o decréscimo da tensão, respectivamente.

$$\Delta v_c = \frac{1}{C} \int_{i_c > 0} i_c(t) dt + \frac{1}{C} \int_{i_c < 0} i_c(t) dt = 0 \quad (5)$$

A corrente do capacitor deve ser puramente C.C, portanto a ondulação pico a pico de tensão no capacitor pode ser obtida para o intervalo definidos por $i_C \geq 0$ ou para o intervalo definidos por $i_C \leq 0$. O valor da ondulação pico a pico de tensão sobre o capacitor, ou do capacitor, é pode ser dado em (6).

$$\Delta V_{c_{pp}} = \Delta V_{c(i_c > 0)} = \frac{1}{C} \int_{i_c < 0} i_c(t) dt = 0 \quad (6)$$

Ou

$$\Delta V_{c_{pp}} = \left| \Delta V_{c(i_c > 0)} \right| = \left| \frac{1}{C} \int_{i_c < 0} i_c(t) dt \right| \quad (7)$$

Uma variável básica no estudo de conversores chaveados é a razão cíclica, ou ciclo de trabalho, ou o *duty cycle* que é representada por d , e é definida como a proporção de tempo durante o qual um componente está em operação ou estado “on”, conforme (8):

$$d = \frac{t_{on}}{T} \quad (8)$$

Sendo T o período completo de chaveamento e é definido como:

$$T = \frac{1}{f_s} \quad (9)$$

Com a utilização da razão cíclica d a operação da chave e do conversor são feitos independente do período de chaveamento T , ou da frequência de chaveamento f_s é o caso da relação entrada saída em (10), que pode ser reescrita como:

$$V_o = dV_s \quad (10)$$

A corrente de saída é definida pela carga e no caso de um resistor, é dada por:

$$I_o = \frac{V_o}{R} \quad (11)$$

Na análise do conversor “*boost*” foi considerado que a chave e o diodo eram ideais, isto é, sem perdas de condução e com transição instantânea entre os estados de condução e de bloqueio. Com isso se pode afirmar que, não havendo componentes que dissipem energia, o rendimento do conversor, η , é de 100% e potência de saída.

$$P_o = I_o V_o = \frac{V_o^2}{R} \quad (12)$$

é igual à potência de entrada

$$P_i = I_s V_s \quad (13)$$

2.2 Estudo dos conversores

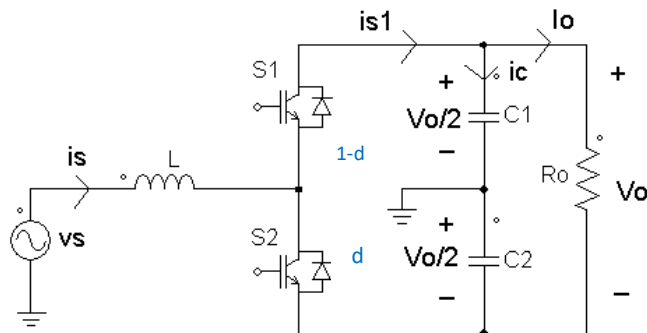
Nesta etapa serão desenvolvidas as expressões que serão utilizadas como base para os cálculos das topologias de retificadores PFC “*boost*” meia ponte de dois níveis e de três níveis NPC ilustrados nas figuras 11 e 13. A análise das topologias é feita considerando que a corrente de entrada é senoidal. Inicialmente é feita a análise da ondulação pico a pico da corrente de entrada. Em seguida é feita a análise da ondulação pico a pico da tensão de saída

2.2.1 Retificador Meia-Ponte de Dois Níveis

Para a primeira etapa de operação de acordo com a Figura 11 chega-se na Eq.14:

$$\left(v_s + \frac{V_o}{2}\right)d + \left(v_s - \frac{V_o}{2}\right)(1 - d) = 0 \quad (14)$$

Figura 11 - Conversor “boost” em Meia Ponte



V_o : Tensão total na saída.

Manipulando (14), tem-se o seguinte resultado em (15):

$$V_o = \frac{2}{1-2d} v_s \quad (15)$$

Reorganizando (2) de forma a se obter a equação da razão cíclica, chega-se a (16):

$$d = \frac{1}{2} - \frac{v_s}{V_o} \quad (16)$$

O índice de modulação "m" relaciona a amplitude da tensão de entrada senoidal com a tensão de saída C.C e é dado por:

$$m = \frac{v_s}{V_o/2} \quad (17)$$

A variação da corrente pico a pico será dada por (18):

$$\Delta I_{Lpp} = \frac{v_s + V_o/2}{L_f} d \quad (18)$$

Agrupando as equações (14), (16) e (18), tem-se o seguinte resultado para a variação de corrente pico a pico no indutor “boost”:

$$\Delta I_{Lpp} = \frac{v_s + V_o/2}{L_f} \left(\frac{1}{2} - \frac{v_s}{V_o} \right) \quad (19)$$

Manipulando-se (19), temos em (20) a ondulação pico a pico de corrente.

$$\Delta I_{Lpp} = \frac{V_o^2/4 - v_s^2}{V_o L_f} \quad (20)$$

Onde v_s é a tensão senoidal da rede que é expressa por:

$$v_s = V_s \text{sen}(\omega t) \quad (21)$$

Substituindo na expressão:

$$\Delta I_{Lpp} = \frac{V_o^2 - 4V_s^2 \text{sen}^2(\omega t)}{4V_o Lf} = \quad (22)$$

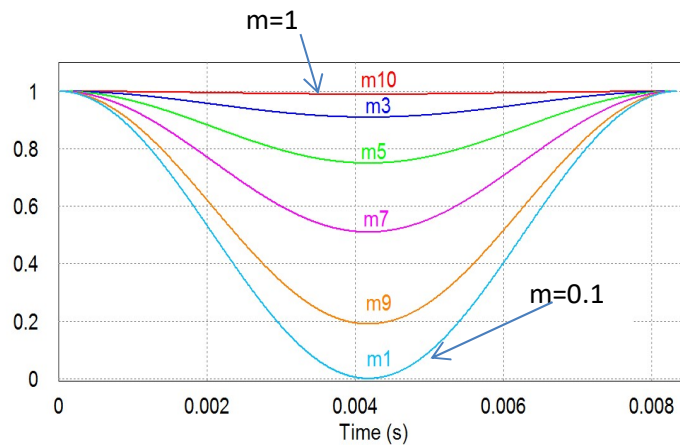
$$\Delta I_{Lpp} = \frac{V_o}{4Lf} (1 - m^2 \text{sen}^2(\omega t))$$

A máxima ondulação da variação da corrente ocorre quando $V_s = 0$, ou seja, em $\omega(t) = 0, \pi, n\pi$. cujo valor máximo ocorre nas extremidades de cada semi-ciclo e é dada por

$$\Delta I_{Lpp}|_{\text{máx}} = \frac{V_o}{4Lf} \quad (23)$$

Na Figura 12 é apresentado o ábaco da equação (22) em função de ωt , tendo o índice de modulação como parâmetro.

Figura 12 - Variação da ondulação de corrente tendo o índice de modulação como parâmetro (em p.u.).



Manipulando-se a Equação 23, temos a Equação 24 que é o cálculo do indutor “boost”:

$$L_S = \frac{V_o}{4 \cdot f \cdot \Delta i_{LPP}} \quad (24)$$

Onde f é a frequência de chaveamento.

- **Corrente na chave s1**

Olhando para a Figura 13, a corrente que passa pela chave i_{s1} é dada por:

$$i_{s1} = i_L(1-d) \quad (25)$$

Substituindo a razão cíclica "d" (16) na expressão (25)

$$i_{s1} = I_s \text{sen}(\omega t) \left(\frac{1}{2} + \frac{v_s}{V_o} \right) \quad (26)$$

Multiplicando termo a termo e substituindo (17) em (26)

$$i_{s1} = \frac{I_s}{2} \text{sen}(\omega t) (1 + m \text{sen}(\omega t)) \quad (27)$$

Manipulando a equação (27) e sabendo que:

$$\text{sen}^2 \omega t = \frac{1}{2} - \frac{1}{2} \cos 2\omega t \quad (28)$$

Então temos que:

$$i_{s1} = \frac{I_s}{2} \text{sen}(\omega t) + \frac{I_s}{2} m \left(\frac{1}{2} - \frac{1}{2} \cos(2\omega t) \right) \quad (29)$$

Multiplicando-se os termos em (29) chega-se a expressão da corrente na chave s1

$$i_{s1} = \frac{I_s}{2} \text{sen}(\omega t) - \frac{I_s}{4} m \cos(2\omega t) + \frac{I_s}{4} m \quad (30)$$

- **Corrente no capacitor**

Conforme ao circuito da figura (1) tem-se que:

$$i_{s1} = i_c + i_o \quad (31)$$

Separando a equação por parte e explicitando:

$$\begin{cases} I_o = \frac{I_s}{4} m \\ i_c = \frac{I_s}{2} \text{sen}(\omega t) - \frac{I_s}{4} m \cos(2\omega t) \end{cases} \quad (32)$$

Como a média da corrente do capacitor (i_c) é igual a zero então

$$i_c = \frac{I_s}{2} \text{sen}(\omega t) - \frac{I_s}{4} m \cos(2\omega t) = 0 \quad (33)$$

Então:

$$\frac{\text{sen}(\omega t)}{m} = \frac{1}{2} \cos(2\omega t) \quad (34)$$

Substituindo a primeira parte de (34) em (33), tem-se que:

$$\frac{1}{2} - \frac{\text{sen}(\omega t)}{m} = \frac{1}{2} - \frac{1}{2} \cos(2\omega t) \quad (35)$$

Através de (28) conclui-se que:

$$\frac{1}{2} - \frac{\text{sen}(\omega t)}{m} = \text{sen}^2(\omega t) \quad (36)$$

Através destes artifícios matemáticos,

$$\left\{ \begin{array}{l} Y^2 + \frac{Y}{m} - \frac{1}{2} = 0 \\ \text{sen}(\omega t) = \frac{-\frac{1}{m} \pm \sqrt{\frac{1}{m^2} + 2}}{2} = \text{sen}(\pi - \omega t) \\ \text{sen}(\omega t) = \frac{1}{2m} (\sqrt{1 + 2m^2} - 1) \end{array} \right. \quad (37)$$

Chega-se a solução do cálculo do ângulo:

$$\text{sen}(\theta_1) = \frac{1}{2m} (\sqrt{1 + 2m^2} - 1) \quad (38)$$

- **Ondulação pico a pico da tensão em C1:**

O valor da ondulação pico a pico de tensão no capacitor é obtido em (39). A integração inclui os intervalos em que a corrente do capacitor é positiva $i_c \geq 0$ para os quais ocorre o crescimento da tensão:

$$\Delta V_{C_{pp}} = \frac{1}{C} \int_{i_c \geq 0} i_c dt = \frac{1}{\omega C} \int_{i_c \geq 0} i_c d(\omega t) \quad (39)$$

A corrente do capacitor deve ser puramente C.C. A ondulação pico a pico de tensão no capacitor pode ser obtida para o intervalo definidos por $i_c \geq 0$. O valor da ondulação pico a pico de tensão sobre o capacitor pode ser dado por:

$$\Delta V_{C_{pp}} = \frac{1}{\omega C} \int_{i_c \geq 0} \left[\frac{I_s}{2} \text{sen}(\omega t) - \frac{I_s}{4} m \cos(2\omega t) \right] d(\omega t) \quad (40)$$

Arrumando a equação e a derivando nos intervalos θ_1 e θ_2

$$\Delta V_{C_{pp}} = \frac{I_s}{2\omega C} \left\{ -\cos(\omega t) \Big|_{\theta_1}^{\theta_2} - \frac{1}{4} m \text{sen}(2\omega t) \Big|_{\theta_1}^{\theta_2} \right\} \quad (41)$$

A ondulação pico a pico de tensão será:

$$\Delta V_{C_{pp}} = \frac{I_s}{\omega C} \left\{ \cos(\theta_1) + \frac{m}{4} \text{sen}(2\theta_1) \right\}; \quad (42)$$

Onde, o ângulo θ_1 define a passagem da corrente do capacitor por zero e é calculado por:

$$\text{sen}(\theta_1) = \frac{1}{2m} (\sqrt{1+2m^2} - 1) \quad (43)$$

2.2.2. Retificador “boost” NPC de Três Níveis

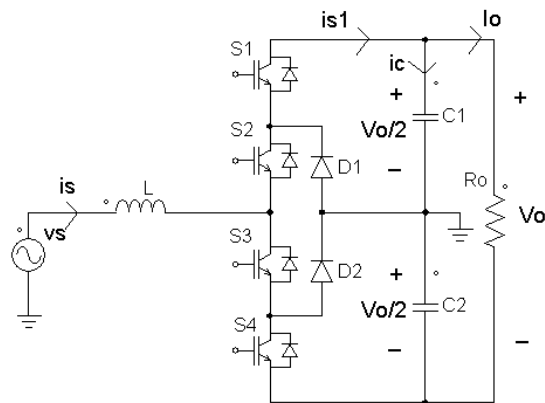
O comportamento das tensões no indutor para três níveis durante o intervalo de condução (ton) da chave S está na Equação 44. O indutor L recebe a energia da rede e a tensão no indutor será igual à tensão de entrada do conversor.

$$(v_{L(\text{on})} = v_s) \quad (44)$$

E, durante o intervalo de bloqueio da chave (toff), a energia armazenada em L é transferida para a saída através do diodo D e, a tensão no indutor será igual a Equação 45:

$$(v_{L(\text{off})} = v_s - V_o). \quad (45)$$

Figura 13 - Retificador “boost” NPC-3L



V_o : Tensão total na saída.

Em uma primeira análise para o projeto de conversores chaveados é necessário considerar que a tensão média sobre o indutor em regime permanente seja igual a zero volt.

$$\Delta v_L |_{\text{média}} = v_{L(\text{on})} t_{\text{on}} + v_{L(\text{off})} (T - t_{\text{on}}) = 0 \quad (46)$$

Substituindo (45) e (44) em (46) se obtém

$$V_o = \frac{v_s}{1-d} \quad (47)$$

Como os dois capacitores serão carregados com a metade da tensão de saída V_o então na equação (4) o seu valor será substituído por $\frac{V_o}{2}$. Então a equação (48) terá:

$$V_o/2 = \frac{1}{1-d} v_s \quad (48)$$

Onde a tensão senoidal de entrada v_s é dada por:

$$v_s = V_s \text{sen}(\omega t); \quad (49)$$

Sabendo que o índice de modulação m é a relação entre a tensão de entrada e a saída então:

$$m = \frac{V_s}{V_o/2} \quad (50)$$

Sendo o *duty cycle* dado por:

$$d = 1 - m \text{sen}(\omega t) \quad (51)$$

Substituindo (49) e (50) em (52) chega-se a expressão do *duty cycle* para três níveis:

$$d = 1 - \frac{v_s}{V_o/2} \quad (52)$$

A derivada da corrente no indutor é proporcional a sua tensão média:

$$\frac{di_L}{dt} = \frac{v_L}{L} \quad (53)$$

Integrando-se os dois lados da equação, obtêm-se a expressão da corrente instantânea do indutor:

$$i_L(t) = i_L(0) + \frac{1}{L} \int_0^t v_L(t) dt \quad (54)$$

Sendo:

$$\Delta i_L = i_L(t) - i_L(0) \quad (55)$$

Então:

$$\Delta i_L = \frac{1}{L} \int_0^t v_s(t) dt \quad (56)$$

Então, a equação da variação de corrente pico a pico no indutor L em função da razão cíclica é dada por:

$$\Delta I_{Lpp} = \frac{v_s}{Lf} d \quad (57)$$

Substituindo (51) em (57)

$$\Delta I_{Lpp} = \frac{v_s}{Lf} (1 - m \text{sen}(\omega t)) = \frac{V_s \text{sen}(\omega t)}{Lf} (1 - m \text{sen}(\omega t)) \quad (58)$$

Multiplicando-se termo a termo a equação (58) tem-se que:

$$\Delta I_{Lpp} = \frac{V_s}{Lf} (\text{sen}(\omega t) - m \text{sen}^2(\omega t)) \quad (59)$$

Aplicando (50) em (59), acha-se a expressão da ondulação pico a pico da corrente no indutor L.

$$\Delta I_{Lpp} = \frac{V_o}{4Lf} (m \text{sen}(\omega t) - m^2 \text{sen}^2(\omega t)) \quad (60)$$

Nos conversores chaveados onde a frequência de chaveamento (f_s) é elevada, em regime permanente e durante um período de chaveamento, o valor médio da corrente no indutor é considerado constante. Portanto, a variação da corrente no indutor é considerada nula dentro de um período de chaveamento.

$$\frac{d}{d\omega t} [\Delta I_{Lpp}] = 0 \quad (61)$$

Com isso a derivada da ondulação de corrente pico a pico será:

$$\cos(\omega t) [1 - 2m \text{sen}(\omega t)] = 0 \quad (62)$$

Essa equação permite duas soluções descritas em (63) e (71).

$$1^{\text{a}} \text{ solução: } [1 - 2m \text{sen}(\omega t)] = 0 \quad (63)$$

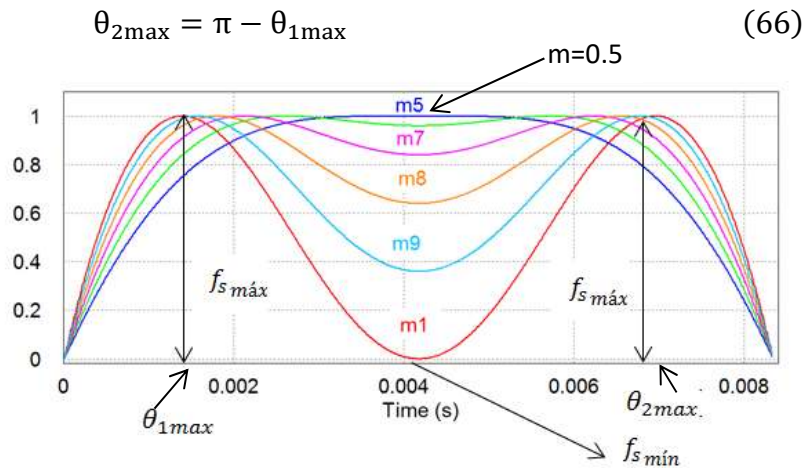
Através de (63) encontra-se o índice de modulação (64)

$$\text{sen}(\omega t) = \frac{1}{2m}; \quad m \geq 0,5 \quad (64)$$

Assim, para $m = \frac{V_s}{V_o} \geq 0,5$, a ondulação de corrente possui dois máximos ($\theta_{1\max}$ e $\theta_{2\max}$), equidistantes de $\frac{\pi}{2}$. Pode ser observado na Figura 14.

$$\theta_{1\max} = \omega t = \text{sen}^{-1} \left(\frac{V_o}{2V_s} \right) \quad (65)$$

Figura 14 - Variação da ondulação de corrente, tendo o índice de modulação como parâmetro (em p.u).



Através de (67) é possível calcular o valor da máxima ondulação de corrente pico a pico.

$$\Delta I_{Lpp} \Big|_{\substack{m \geq 0,5 \\ máx}} = \frac{V_s \text{sen}(\omega t)}{Lf} (1 - m \text{sen}(\omega t)) \quad (67)$$

$$\Delta I_{Lpp} \Big|_{\substack{m \geq 0,5 \\ máx}} = \frac{V_s}{Lf} \frac{1}{2m} \left(1 - m \frac{1}{2m} \right) \quad (68)$$

$$\Delta I_{Lpp} \Big|_{\substack{m \geq 0,5 \\ máx}} = \frac{V_s}{2mLf} \left(\frac{1}{2} \right) \quad (69)$$

$$\Delta I_{Lpp} \Big|_{\substack{m \geq 0,5 \\ máx}} = \frac{V_o}{4Lf} \quad (70)$$

Manipulando-se a Equação 73, temos a Equação 74 que é o cálculo do indutor “boost”:

$$L_s = \frac{V_o}{4 \cdot f_s \cdot \Delta i_{Lpp}}$$

Para uma segunda solução tem-se que:

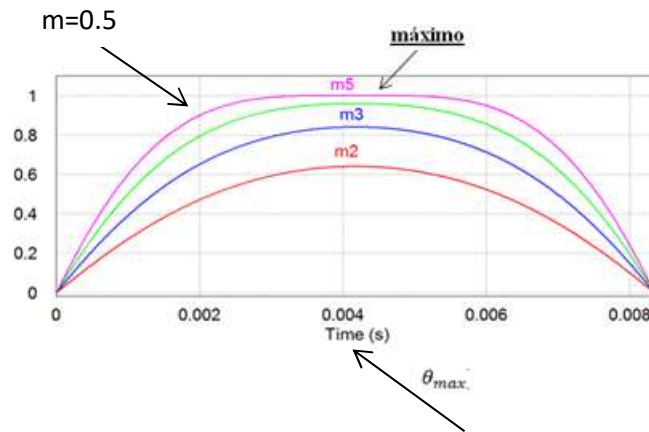
$$2^{\text{a}} \text{ solução : } \cos(\omega t) = 0; \quad (71)$$

$$\text{sen}(\omega t) = 1; \quad m \leq 0,5 \quad (72)$$

$$\Delta I_{Lpp} \Big|_{\substack{m \leq 0,5 \\ \text{máx}}} = \frac{V_s}{Lf} \quad (73)$$

Na Figura 15 observa-se que para $m \leq 0,5$ a máxima ondulação ocorre apenas no centro do semi-ciclo em $\frac{\pi}{2}$.

Figura 15 - Variação da ondulação de corrente tendo o índice de modulação como parâmetro (em p.u.).



• Corrente na chave S1

Para a Figura (3) a corrente que passa pela chave i_{s1} é dada por:

$$i_{s1} = i_L(1-d) \quad (74)$$

A corrente que passa no indutor L é a mesma provinda da rede. Então em (75) pode-se reescrever a equação:

$$i_{s1} = I_s \text{sen}(\omega t)(1-d) \quad (75)$$

Substituindo a *duty cycle* por (52) e pela tensão senoidal da rede (49):

$$i_{s1} = I_s \text{sen}(\omega t) \left(\frac{V_s \text{sen}(\omega t)}{V_o/2} \right) \quad (76)$$

Têm-se as correntes na chave S1 no caso: aberta ou fechada.

$$\begin{cases} i_{s1} = I_s m \text{sen}^2(\omega t) & 0 \leq \omega t \leq \pi \\ i_{s1} = 0 \quad (S_1 \text{ aberta}) & \pi \leq \omega t \leq 2\pi \end{cases} \quad (77)$$

Ou ainda, a equação em função do cosseno:

$$\begin{cases} i_{s1} = \frac{I_s}{2} m(1 - \cos(2\omega t)) & 0 \leq \omega t \leq \pi \\ i_{s1} = 0 \quad (S_1 \text{ aberta}) & \pi \leq \omega t \leq 2\pi \end{cases} \quad (78)$$

A corrente média que passa em S1 é definida por:

$$\bar{i}_{s1} = \frac{I_s}{4} m = I_o \quad 0 \leq \omega t \leq 2\pi \quad (79)$$

- **Corrente no capacitor C1**

Nesta topologia proposta a corrente de saída I_o o que representa a corrente total do circuito.

A corrente que passa em cada chave representa um quarto do valor total da corrente.

$$I_o = \frac{I_s}{4} m \quad 0 \leq \omega t \leq 2\pi \quad (80)$$

Na Figura 13, utilizando a lei de Kirchhoff, a corrente que passa pelo capacitor será:

$$i_c = i_{s1} - I_o \quad (81)$$

Substituindo (77) e (79) em (81) e considerando a corrente no intervalo de zero a π :

$$i_c = \frac{I_s}{2} m \left(\frac{1}{2} - \cos(2\omega t) \right) \quad 0 \leq \omega t \leq \pi \quad (82)$$

O valor da corrente no capacitor será:

$$i_c = -\frac{I_s}{4} m \quad \pi \leq \omega t \leq 2\pi \quad (83)$$

- **Ondulação de tensão no capacitor C1**

A corrente do indutor é composta por uma componente C.C. que flui para a carga (resistor) e por uma componente C.A (ondulação pico a pico na frequência de chaveamento) que é absorvida pelo capacitor. Pode-se afirmar que a corrente no capacitor é triangular com variação pico a pico dada por (84), com metade do período positiva e metade do período negativa. Considerando o intervalo para corrente positiva, a integral é dada pela área sob a curva que, no caso de uma onda triangular, é dada pela metade do produto da base pela altura:

$$\Delta V_{C_{pp}} = \frac{1}{\omega C} \int_{i_c \geq 0} i_c d(\omega t) \quad (84)$$

Em (85), considerando o intervalo para a corrente positiva, na passagem de i_c por zero tem-se que:

$$i_c = \frac{I_s}{2} m \left(\frac{1}{2} - \cos(2\omega t) \right) \geq 0 \quad (85)$$

Resolvendo a equação (85) tem-se uma solução que permitirá encontrar o ângulo onde ocorre a máxima ondulação:

$$\frac{1}{2} = \cos(2\omega t) \quad (86)$$

Resolvendo a equação (86) chega-se a (87)

$$2\omega t = \frac{\pi}{3} = 60^\circ \quad (87)$$

Com isso, encontram-se os ângulos para a máxima ondulação:

$$\begin{cases} \theta_1 = \omega t = \frac{\pi}{6} = 30^\circ \\ \theta_2 = 180^\circ - \theta_1 = 150^\circ \end{cases} \quad (88)$$

A variação de ondulação de tensão pico a pico no capacitor será calculada dentro deste intervalo.

$$\Delta V_{C_{pp}} = \frac{I_s m}{2\omega C} \int_{\pi/6}^{5\pi/6} \left(\frac{1}{2} - \cos(2\omega t) \right) d(\omega t) \quad (89)$$

Resolvendo a integral em (89) chega-se a equação (90):

$$\Delta V_{C_{pp}} = \frac{I_s m}{2\omega C} \left[\frac{1}{3} \pi - \frac{\text{sen}(10\pi/6) - \text{sen}(\pi/3)}{2} \right] \quad (90)$$

Substituindo os valores do seno, chega-se na Equação (91)

$$\Delta V_{C_{pp}} = \frac{I_s m}{2\omega C} \left[\frac{1}{3}\pi + 0,866 \right] = \frac{I_s m}{2\omega C} 1,913 \quad (91)$$

Como a frequência em radiano é $w = 2\pi fC$, substitui-se em (92) para a frequência em Hertz.

$$\Delta V_{C_{pp}} = 0,1522 \frac{I_s m}{f_{rede} C} \quad (92)$$

Manipulando-se a Eq.92 tem-se na Equação 93 o cálculo do capacitor:

$$C = 0,1522 \frac{I_s m}{f_{rede} \Delta V_{C_{pp}}} \quad (93)$$

2.2.3 Dimensionamento de L e C para os conversores CA-CC

Nesta seção são apresentados os cálculos de maneira simplificada para a realização do projeto de conversores CA-CC com dois e três níveis.

A Tabela 3 apresenta os parâmetros considerados para o dimensionamento dos componentes indutor de entrada (“*boost*”) e capacitores de saída C1 e C2.

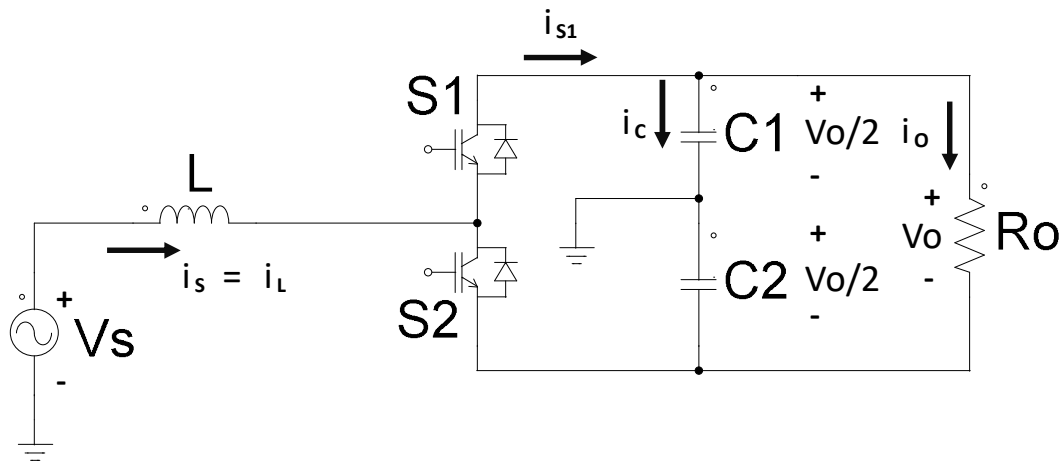
Tabela 3– Parâmetros considerados para o projeto das topologias CA-CC com dois e três níveis.

Tensão da rede elétrica, $V_{S_{rms}}$ (eficaz)	220V
Frequência da rede elétrica, f_{rede}	60 Hz
Frequência angular da rede elétrica, ω	377 rad/s
Frequência de chaveamento, f_s	20kHz
Potência de saída, P_o	1,1kW
Fator de ondulação (“ <i>ripple</i> ”) da tensão de capacitor, $RF_v\%$	0,5%
Fator de ondulação (“ <i>ripple</i> ”) da corrente de entrada ($i_L=i_s$), $RF_{iL}\%$	10%

2.2.3.1 Cálculos para o Retificador “*boost*” em Meia-Ponte Dobrador de Tensão de 2-Níveis

Para o desenvolvimento apresentado nesta seção considerou-se a Figura 16.

Figura 16 Retificador Monofásico “boost” Meia-Ponte Dobrador de 2-Níveis.



A partir da Equação (30) tem-se que a corrente no capacitor, i_c , é expressa por (94), onde I_s é o valor de pico da corrente de entrada $i_s(t)$ (ou corrente no indutor, $i_L(t)$).

$$i_c = \frac{I_s}{2} \sin(\omega t) - \frac{I_s}{4} m \cos(2\omega t) \quad , \quad (94)$$

Fazendo-se o cálculo do valor eficaz por (94),

$$I_C = i_c(\text{eficaz}) = \sqrt{\left(\frac{I_s}{2\sqrt{2}}\right)^2 + \left(\frac{m I_s}{4\sqrt{2}}\right)^2} \quad , \quad (95)$$

obtém-se que o valor eficaz da corrente de capacitor é dada por

$$I_C = \frac{I_s}{2} \sqrt{\left(\frac{1}{2} + \frac{m^2}{8}\right)} \quad . \quad (96)$$

O fator de ondulação da tensão de capacitor, $RF_v\%$, é expresso por ,

$$RF_v\% = \left(\frac{V_{AC}}{V_o/2}\right) \times 100\% \quad , \quad (97)$$

Onde V_{AC} é o valor eficaz da tensão de ondulação no capacitor e V_o é a tensão CC total de saída do retificador.

Adotando-se por aproximação que $V_{AC} = I_C \cdot X_C$, onde X_C é a reatância capacitiva igual a $1/\omega C$, e que a partir de (15) ,

$$\frac{V_o}{2} = \frac{1}{1-2D} V_{s_rms} \quad , \quad (98)$$

onde V_{s_rms} é o valor eficaz da tensão da fonte v_s , substitui-se V_{AC} e (98) em (97) de forma que

$$RF_v = \frac{I_C}{\frac{\omega C}{1-2D} \cdot V_{S_rms}} \quad (99)$$

De (99), obtém-se a expressão (100) para o cálculo do capacitor, onde D é o valor médio da razão de trabalho (“*duty-ratio*”) ou razão cíclica (“*duty-cycle*”).

$$C = \frac{I_C(1-2D)}{\omega V_{S_rms} (RF_v)} \quad (100)$$

Pelo equilíbrio entre as potências de entrada, P_i , e de saída P_o (potência média), obtém-se o seguinte:

$$P_i = P_o; \quad (101)$$

$$V_{S_rms} \cdot I_{S_rms} = I_o \cdot V_o; \quad (102)$$

$I_{S_rms} = P_o / V_{S_rms}$, e substituindo-se os dados da Tabela 3, resulta na corrente eficaz de entrada

$$I_{S_rms} = 1100/220;$$

$$I_{S_rms} = 5,0A, \quad (103)$$

e no seu correspondente valor de pico,

$$I_S = 7,071A; \quad (104)$$

Considerando-se $m=1$ em (96) obtém-se o valor eficaz da corrente no capacitor:

$$I_C = 2,795A \text{ (eficaz)}. \quad (105)$$

E adotando-se $D=0,1$ em (100), o valor de cada capacitor é

$$C_1=C_2=C = 5,392mF. \quad (106)$$

Na Figura 16, a cada período de chaveamento ocorrem intervalos de magnetização e de desmagnetização da indutância L à entrada do retificador. Os processos de magnetização e de desmagnetização podem ser descritos conforme segue.

- Quando a fonte $v_s > 0$, $S_1=OFF$, $S_2=ON$; ou quando $v_s < 0$, $S_1=ON$, $S_2=OFF$; tem-se magnetização de modo que,

$$L \frac{di_L}{dt} = \frac{V_o}{2} + |v_s|. \quad (107)$$

Reescrevendo (107), tem-se : $L \frac{\Delta i_L}{t_{ON}} = |v_s| + \frac{V_o}{2}$,

$$t_{ON} = \frac{L \cdot \Delta i_L}{|v_S| + \frac{V_o}{2}} \quad (108)$$

- Quando a fonte $v_S > 0$, S1=ON, S2=OFF; ou quando $v_S < 0$, S1=OFF, S2=ON; tem-se desmagnetização expressa por,

$$L \frac{di_L}{dt} = \frac{V_o}{2} - |v_S|. \quad (109)$$

Reescrevendo (109), tem-se: $L \frac{\Delta i_L}{t_{OFF}} = \frac{V_o}{2} - |v_S|$,

$$t_{OFF} = \frac{L \cdot \Delta i_L}{\frac{V_o}{2} - |v_S|} \quad (110)$$

O período de chaveamento é

$$t_{ON} + t_{OFF} = T_S = \frac{1}{f_S} \quad (111)$$

Substituindo-se (108) e (110) em (111), obtém-se

$$\frac{1}{f_S} = L \cdot \Delta i_L \left[\frac{1}{\frac{V_o}{2} + |v_S|} + \frac{1}{\frac{V_o}{2} - |v_S|} \right] \quad (112)$$

Fazendo,

$$x = \frac{|v_S|}{V_o/2}; \quad \frac{V_o}{2} = V_o' \quad (113)$$

e substituindo em (112) chega-se a

$$\Delta i_L = \frac{\left(\frac{V_o^2}{4} - |v_S|^2\right)}{V_o \cdot f_S \cdot L} \quad (114)$$

Sendo o fator de ondulação de corrente à entrada dado por

$$RF_{i_L} \% = \frac{\Delta i_L}{I_{S,rms}} \quad (115)$$

Substituindo-se 10% de fator de ondulação da corrente i_L e (103) em (115) tem-se

$$\Delta i_L = 0,5A \quad (116)$$

Introduzindo-se (115) em (114), chega-se a expressão do valor do indutor (L) conforme,

$$L = \frac{\frac{V_o^2}{4} - |v_S|^2}{V_o \cdot f_S \cdot (RF_{i_L}) \cdot I_{S,rms}} \quad (117)$$

Para a especificação da tensão CC total de saída, V_o , partiu-se de (98) e sendo $V_{S,rms}=220V$,

$$V_o = \frac{2}{1-2D} V_{S,rms} \quad (118)$$

Fazendo:

$$D=0,1 \Rightarrow V_o=550V;$$

$$\mathbf{D=0,2 \Rightarrow V_o=733,33V;} \quad (119)$$

$$D=0,3 \Rightarrow V_o=1100V;$$

Escolheu-se tensão CC total de saída, V_o , igual a **733,33V**. Substituindo-se os dados em (117), obtém-se:

$$L = \frac{(733,33^2/4) - (220\sqrt{2})^2}{(733,33 \times 20000 \times 0,5)},$$

$$\mathbf{L = 5,133mH.} \quad (120)$$

A resistência total de carga R_o (Figura 16) é obtida por,

$$R_o = \frac{V_o^2}{P_o},$$

$$R_o = \frac{733,33^2}{1100},$$

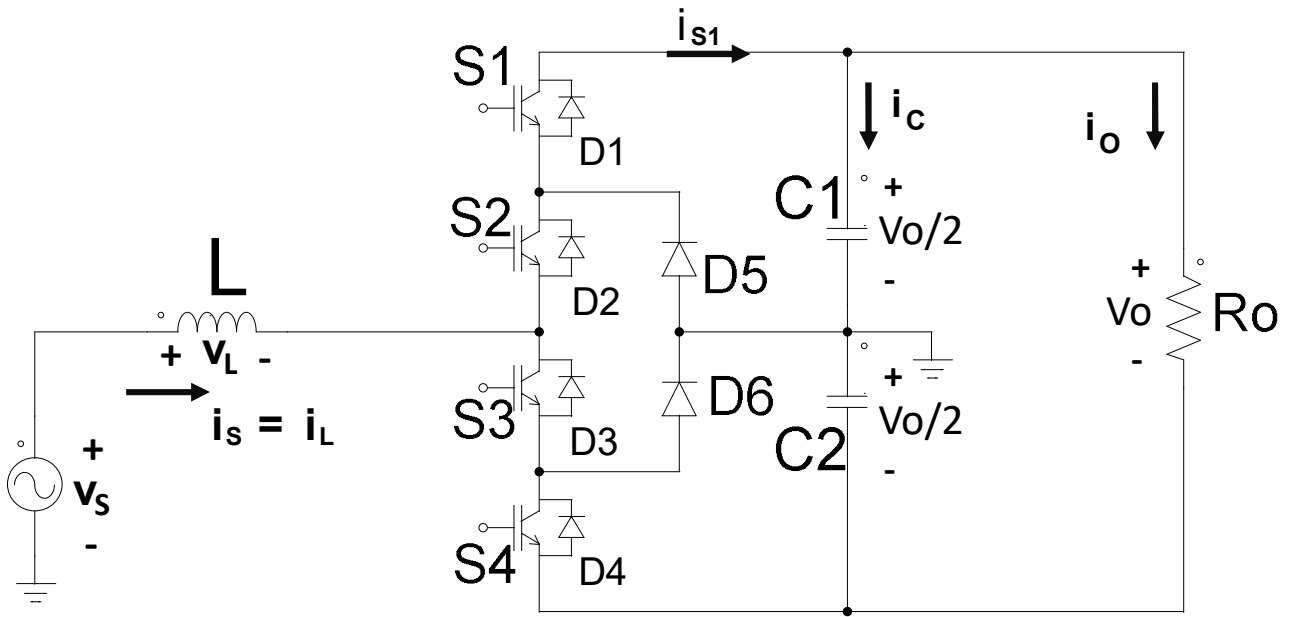
$$\mathbf{R_o = 488,88\Omega.} \quad (121)$$

2.2.3.2 Cálculos para o Retificador Monofásico “boost” NPC de 3-Níveis

A Figura 17 apresenta o circuito esquemático do retificador monofásico elevador de tensão (“boost”) do tipo NPC de 3-Níveis. Os equacionamentos realizados nesta seção estão associados a essa figura.

Neste caso, os processos de magnetização e de desmagnetização da indutância L são descritos a seguir.

Figura 17- Retificador monofásico “boost” NPC de 3-Níveis.



- Quando a fonte $v_s > 0$, $S3=ON$, $D6=ON$; ou quando $v_s < 0$ e $S2=ON$, $D5=ON$; tem-se magnetização (intervalo de tempo dT_s) de modo que,

$$L \frac{di_L}{dt} = |v_s|, \quad (122)$$

$$\frac{\Delta i_L}{t_{ON}} = \frac{|v_s|}{L},$$

$$t_{ON} = \frac{L \cdot \Delta i_L}{|v_s|}. \quad (123)$$

- Quando a fonte $v_s > 0$, $D1=ON$, $D2=ON$; ou quando $v_s < 0$, $D3=ON$, $D4=ON$; tem-se desmagnetização (intervalo de tempo $(1-d)T_s$) expressa por,

$$L \frac{di_L}{dt} = \frac{v_o}{2} - |v_s|, \quad (124)$$

$$L \frac{\Delta i_L}{t_{OFF}} = \frac{v_o}{2} - |v_s|,$$

$$t_{OFF} = \frac{L \cdot \Delta i_L}{\frac{v_o}{2} - |v_s|}. \quad (125)$$

Substituindo-se (123) e (125) em (111), tem-se que:

$$\frac{1}{f_s} = \left[\frac{L \cdot \Delta i_L}{|v_s|} + \frac{L \cdot \Delta i_L}{\frac{v_o}{2} - |v_s|} \right]. \quad (126)$$

Fazendo,

$$\frac{v_o}{2} = V_{o'}; x = \frac{|v_s|}{V_{o'}}, \quad (127)$$

e substituindo (127) em (126), chega-se a

$$\Delta i_L = \frac{V_o'}{f_S \cdot L} [x - x^2]. \quad (128)$$

Derivando-se (128) em relação a x , e depois igualando o resultado a zero para encontrar o ponto máximo para a obtenção de $\Delta i_{L_{MAX}}$, tem-se:

$$\frac{d\Delta i_L}{dx} = \frac{V_o'}{f_S \cdot L} (1 - 2x) \quad (129)$$

$$\frac{d\Delta i_L}{dx} = 0 \text{ quando } x = \frac{1}{2}.$$

$$\Delta i_{L_{MAX}} \Big|_{x=\frac{1}{2}} = \frac{V_o'}{f_S \cdot L} \left[\frac{1}{2} - \frac{1}{4} \right],$$

$$\Delta i_{L_{MAX}} = \frac{V_o'}{4f_S \cdot L}; \quad V_o' = \frac{V_o}{2};$$

$$\Delta i_{L_{MAX}} = \frac{V_o}{8f_S \cdot L}. \quad (130)$$

Sendo o fator de ondulação de corrente,

$$RF_{iL} \% = \left(\frac{\Delta i_{L_{MAX}}}{I_{S_{rms}}} \right) X 100\% , \quad (131)$$

$$\frac{\Delta i_{L_{MAX}}}{I_{S_{RMS}}} = \frac{V_o}{8 f_S L I_{S_{rms}}},$$

Então a expressão do indutor de “boost” é obtida por

$$L = \frac{V_o}{8 f_S I_{S_{rms}} (RF_{iL})} . \quad (132)$$

Pela integral da tensão no indutor, v_L , no período de chaveamento T_s , e considerando o modo de condução contínua, cada intervalo de magnetização (dT_s) e de desmagnetização, $(1-d)T_s$, proporcionam

$$|v_S| \cdot d + \left(|v_S| - \frac{V_o}{2} \right) (1 - d) = 0 , \quad (133)$$

o que resulta em

$$\frac{V_o}{2} = \left(\frac{1}{1-d} \right) \cdot |v_S| . \quad (134)$$

Uma vez que $v_S = V_S \sin \omega t$, e $m = \frac{V_S}{V_o/2}$, então de (134),

$$(1 - d) = \frac{v_S}{V_o/2}, \text{ o que resulta em}$$

$$d = 1 - m \sin \omega t . \quad (135)$$

Para o cálculo da expressão de capacitor, inicia-se considerando que a corrente de capacitor é obtida por

$$i_C = i_{S1} - i_O , \quad (136)$$

conforme mostra a Figura 17. Porém, primeiramente será calculada uma expressão para a corrente de chave i_{S1} .

- Corrente na chave S1:

$$\begin{aligned} i_{S1} &= i_L(1 - d), \\ i_{S1} &= I_S \sin\omega t . (1 - d); \end{aligned} \quad (137)$$

Substituindo (135) em (137),

$$i_{S1} = m I_S \sin^2\omega t ,$$

e considerando que $\sin^2\omega t = \frac{1}{2} - \frac{1}{2}\cos 2\omega t$, obtém-se:

$$\begin{aligned} i_{S1} &= \frac{m I_S}{2} - \frac{m I_S}{2} \cos 2\omega t, \text{ para } 0 \leq \omega t \leq \pi; \\ i_{S1} &= 0 , \text{ para } \pi \leq \omega t \leq 2\pi . \end{aligned} \quad (138)$$

De (138), determina-se o valor médio de i_{S1} , o que corresponde à própria corrente média de saída, I_O , fazendo:

$$\begin{aligned} i_{S1, \text{média}} &= \frac{1}{2\pi} \left[\int_0^\pi \frac{m I_S}{2} d\omega t - \frac{m I_S}{2} \int_0^\pi \cos 2\omega t d\omega t \right]; \\ i_{S1, \text{média}} &= \frac{m I_S}{4} = I_O. \end{aligned} \quad (139)$$

Corrente no Capacitor C1:

De (136), $i_C = i_{S1} - I_O$, sendo I_O válida para $0 \leq \omega t \leq 2\pi$. Então de (138) e (139) tem-se que:

$$\begin{aligned} i_C &= \frac{m I_S}{2} (1 - \cos 2\omega t) - \frac{m I_S}{4}, \text{ para } 0 \leq \omega t \leq \pi; \\ i_C &= \frac{m I_S}{2} - \frac{m I_S}{4} - \frac{m I_S}{2} \cos 2\omega t; \\ i_C &= \frac{m I_S}{2} \left(\frac{1}{2} - \cos 2\omega t \right), \text{ para } 0 \leq \omega t \leq \pi; \end{aligned} \quad (140)$$

E quando $i_{S1}=0$, ocorre

$$i_C = -I_O = -\frac{m I_S}{4}, \text{ para } \pi \leq \omega t \leq 2\pi. \quad (141)$$

Baseando-se em (140) e (141), determina-se o valor eficaz (ou *rms*) da corrente no capacitor conforme o seguinte.

$$i_{C_rms} = \sqrt{\frac{1}{2\pi} \int_0^{2\pi} i_C^2 d\omega t} \quad , \quad (142)$$

$$i_{C_rms} = \sqrt{\frac{1}{2\pi} \left[\int_0^\pi \left(\frac{mI_S}{4} - \frac{mI_S}{2} \cos 2\omega t \right)^2 d\omega t + \int_\pi^{2\pi} \left(\frac{mI_S}{4} \right)^2 d\omega t \right]} \quad , \quad (143)$$

$$i_{C_rms} = \sqrt{\frac{1}{2\pi} \left[\int_0^\pi \left(\frac{m^2 I_S^2}{16} + \frac{m^2 I_S^2}{8} - \frac{m^2 I_S^2}{4} \cos 2\omega t + \frac{m^2 I_S^2}{8} \cos 4\omega t \right) d\omega t + \int_\pi^{2\pi} \left(\frac{mI_S}{4} \right)^2 d\omega t \right]} \quad ; \quad (144)$$

Uma vez que os termos com integral em $\cos 2\omega t$ e $\cos 4\omega t$ anulam-se, (144) resulta em,

$$i_{C_rms} = \frac{mI_S}{2\sqrt{2}} \quad , \quad (145)$$

ou ainda,

$$i_{C_rms} = \frac{m\sqrt{2}I_{S_rms}}{2\sqrt{2}} \quad ,$$

$$i_{C_rms} = \frac{mI_{S_rms}}{2} \quad . \quad (146)$$

Considerando (97), (140), e que $V_{AC} = i_{C_rms} \cdot X_C$, obtém-se o valor eficaz aproximado da tensão de ondulação no capacitor por,

$$V_{AC} = i_{C_rms} \cdot \frac{1}{2\omega C} \quad . \quad (147)$$

Sendo, de (134), a tensão CC de capacitor expressa por

$$\frac{V_o}{2} = \frac{1}{1-D} V_{S_rms} \quad , \quad (148)$$

e substituindo (147) e (148) na expressão do fator de ondulação de tensão conforme (97) tem-se,

$$RF_v = \frac{i_{C_rms}}{\frac{V_{S_rms}}{1-D}} \quad ,$$

o que resulta na expressão para cálculo do capacitor,

$$C = \frac{i_{C_rms} (1-D)}{2 \omega V_{S_rms} (RF_v)} \quad . \quad (149)$$

Pelos parâmetros da Tabela 3, as considerações de (101) a (104), onde de (103)

$$I_{S_rms} = 5,0A \quad , \quad (150)$$

e fazendo $m=1$ em (146), obtém-se o valor eficaz da corrente no capacitor igual a $i_{C_rms} = 2,5A$. Adotando-se $D=0,1$ em (149), obtém-se o valor de capacitor conforme:

$$C = \frac{2,5 \times 0,9}{2 \times 377 \times 220 \times 0,005} \quad ,$$

$$C = 2,713mF . \quad (151)$$

Para o cálculo do indutor de “boost”, primeiramente é especificada a tensão de saída total, V_o , partindo-se de (148), onde:

$$V_o = \frac{2}{1-D} V_{s_rms} . \quad (152)$$

Fazendo em (152):

$$D=0,1 \Rightarrow V_o = \frac{2}{0,9} \times 220 = 488,9V;$$

$$D=0,2 \Rightarrow V_o = \frac{2}{0,8} \times 220 = 550V;$$

$$D=0,3 \Rightarrow V_o = \frac{2}{0,7} \times 220 = 628,57V; \quad (153)$$

$$D=0,4 \Rightarrow V_o = \frac{2}{0,6} \times 220 = 733,33V.$$

Escolheu-se o caso $D=0,3$, com tensão CC total de saída, V_o , igual a **629V**. Substituindo-se os dados em (132), obtém-se:

$$L = \frac{629}{8 \times 20000 \times 5 \times 0,1} ,$$

$$L = 7,863mH . \quad (154)$$

A resistência total de carga R_o (Figura 17) é obtida por,

$$R_o = \frac{V_o^2}{P_o} ,$$

$$R_o = \frac{629^2}{1100} ,$$

$$R_o = 359,67\Omega . \quad (155)$$

3. TÉCNICAS DE MODULAÇÃO E ESTRATÉGIAS DE CONTROLE

A partir das análises feitas no Capítulo 2 será possível definir as frequências de chaveamento e através disto, a escolha da estratégia de modulação a ser utilizada. Na Tabela 1 tem-se o resumo das equações de ondulação de corrente e de tensão desenvolvidas no Capítulo 2 para os conversores de dois e três níveis de tensão.

Tabela 4: Ondulações pico a pico de tensão e de corrente para as topologias de dois e três níveis.

Número de níveis	ΔI_{Lpp} (Ondulação pico a pico de corrente)	$\Delta V_{C_{pp}}$ (Ondulação pico a pico de tensão)
2 níveis	$\Delta I_{Lpp} _{N=2} = \frac{V_o^2/4 - v_s^2}{V_o L f}$ <p>Valor máximo:</p> $\Delta I_{Lpp} _{N=2, m \geq 0,5}^{m \acute{a}x} = \frac{V_o}{4 L f}$	$\Delta V_{C_{pp}} _{N=2} = \frac{I_s}{\omega C} \left\{ \cos(\theta_1) + \frac{m}{4} \text{sen}(2\theta_1) \right\}$
3 níveis	$\Delta I_{Lpp} _{3N} = \frac{V_s \text{sen}(\omega t) (1 - m \text{sen}(\omega t))}{L f}$ <p>Valor máximo:</p> $\Delta I_{Lpp} _{N=3, m \geq 0,5}^{m \acute{a}x} = \frac{V_o}{4 L f}$	$\Delta V_{C_{pp}} _{N=3} = 0,1522 \frac{I_s m}{f_{rede} C}$

Com base nas equações da tabela é possível variar a ondulação pico a pico de corrente ΔI_{Lpp} mantendo a frequência de chaveamento f constante ou variar a frequência de chaveamento f mantendo a ondulação pico a pico de corrente ΔI_{Lpp} constante.

A expressão para o cálculo da frequência para o conversor de dois níveis é dada por

$$f|_{N=2} = \frac{V_o^2/4 - v_s^2}{V_o L \Delta I_{Lpp}} \quad (156)$$

E a frequência máxima vale

$$f|_{N=2, m \geq 0,5}^{m \acute{a}x} = \frac{V_o}{4 L \Delta I_{Lpp}} \quad (157)$$

Para o conversor de três níveis tem-se

$$f = \frac{V_s \text{sen}(\omega t)}{L \Delta I_{Lpp}|_{3N}} (1 - m \text{sen}(\omega t)) \quad (158)$$

E a frequência máxima vale:

$$f_{m \geq 0,5}^{N=3} = \frac{V_o}{4L \Delta I_{Lpp}} \quad (159)$$

Nas Figuras 18 e 19, utilizando o índice de modulação como parâmetro, é ilustrado em (a) a ondulação pico a pico de corrente ΔI_{Lpp} para uma f constante e em (b) tem-se o ábaco da frequência de comutação parametrizada da equação (156) e (158) para dois e três níveis, em função de ωt .

Pode-se observar que a frequência de comutação máxima parametrizada ocorre sempre em $0, \pi$ e 2π e a frequência de comutação mínima ocorre sempre em $\pi/2$ e $3\pi/2$ e depende do índice de modulação.

As expressões (157) e (159), em função da máxima de comutação, são utilizadas para o cálculo da indutância L .

Figura 18 - Possibilidades de funcionamento para o conversor “boost” Meia Ponte de dois níveis. (a) Ondulação pico a pico de corrente ΔI_{Lpp} para f constante. (b) frequência de chaveamento f variável e ΔI_{Lpp} constante.

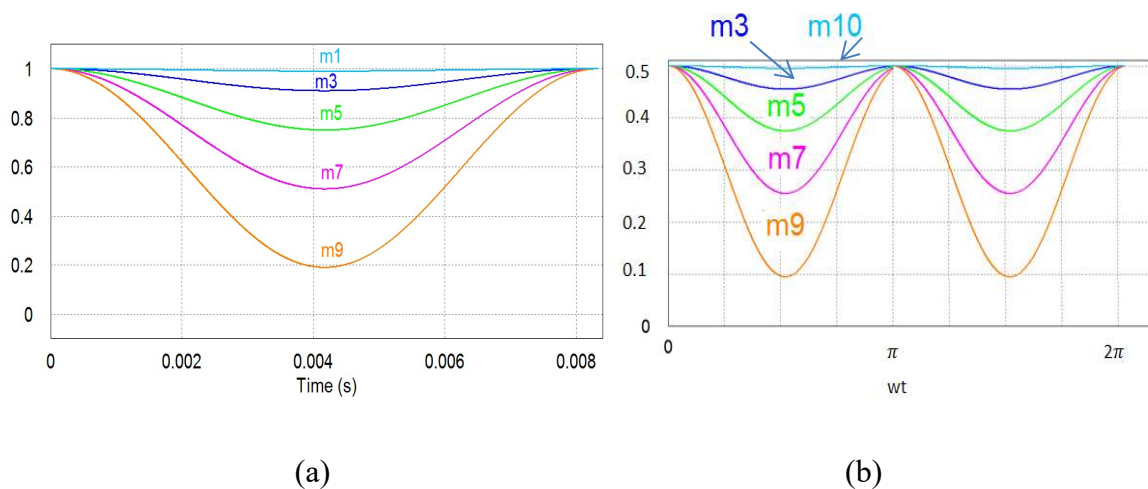
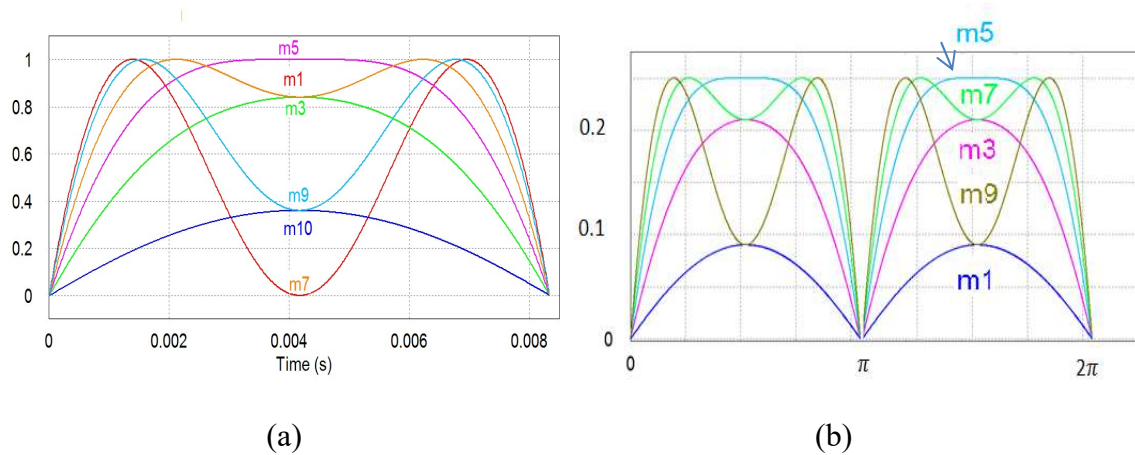


Figura 19 - Possibilidades de funcionamento para o conversor “boost” Meia Ponte de três níveis. (a) Ondulação pico a pico de corrente ΔI_{Lpp} para f constante. (b) frequência de chaveamento f variável e ΔI_{Lpp} constante



3.1 Estratégias de Controle por Histerese Constante e Valores Médios Instantâneos

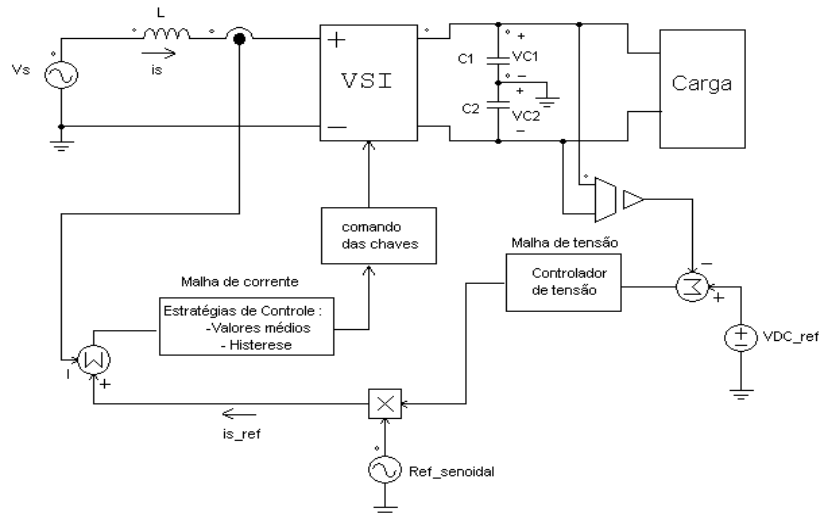
As metodologias de controle consistem em observar a corrente da rede. Através da malha de controle da tensão no barramento C.C a corrente de referência senoidal $i_{s_{ref}}$ é gerada. A tensão de saída do conversor que é a mesma do barramento C.C é monitorada e comparada com uma tensão de referência (V_{ref}) que gera um sinal de erro que passa por um controlador de tensão e o seu sinal de saída é multiplicado por uma amostra da tensão da rede, gerando a corrente de referência senoidal.

Se houver um aumento na potência ativa numa carga não linear, o capacitor C1 ou C2 irá descarregar suprindo esta potência ativa adicional. A malha de tensão detecta a diminuição no valor médio da tensão em um dos capacitores e nesse momento o controlador de tensão tem o seu sinal de saída aumentado, conseqüentemente a amplitude de corrente de referência senoidal, também aumenta. Desse modo, a rede passa a suprir o aumento da potência ativa.

Se houver uma diminuição da potência ativa na carga não linear, o excesso de potência ativa que for drenada da rede passa por L e carrega um dos capacitores. Quando a malha de tensão detecta esse aumento, o sinal do controlador de tensão irá diminuir e conseqüentemente a amplitude de corrente de referência senoidal, diminuirá.

No controle por histerese constante a ondulação de corrente no indutor L é constante e a frequência de comutação é variável e no controle por valores médios instantâneos, a ondulação é variável e a frequência de comutação é constante.

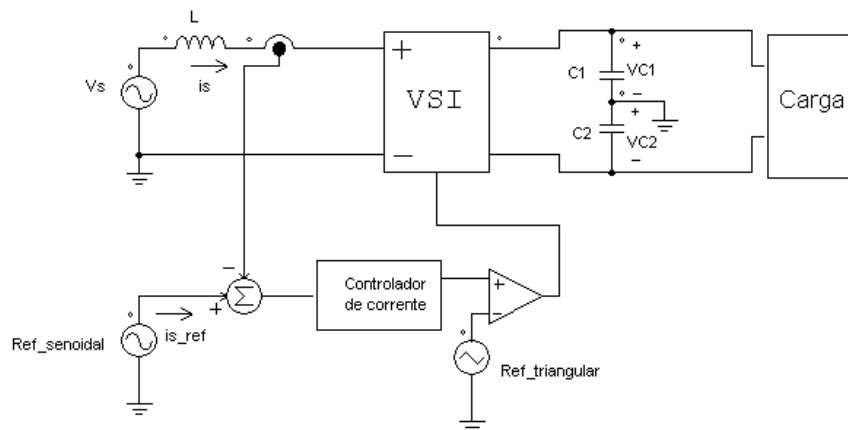
Figura 20 - Diagrama de blocos de um retificador de tensão com malhas de controle



3.1.1- Controle por Valores Médios Instantâneos (Histerese Variável)

O controle por valores médios instantâneos consiste na comparação entre uma corrente de referência senoidal proporcional e em fase com a tensão da rede com a própria corrente da rede. O resultado dessa comparação é um sinal de erro que passará por um controlador de corrente cuja saída é comparada com um sinal triangular, gerando os pulsos de comando para o chaveamento. A frequência de chaveamento é constante e definida pela frequência do sinal triangular. Com esta técnica de controle, a frequência de comutação é constante, porém a ondulação de corrente no indutor L é variável. Portanto, é necessário determinar-se as ondulações de corrente máxima e mínima. O diagrama de blocos deste controle é mostrado na Figura 21.

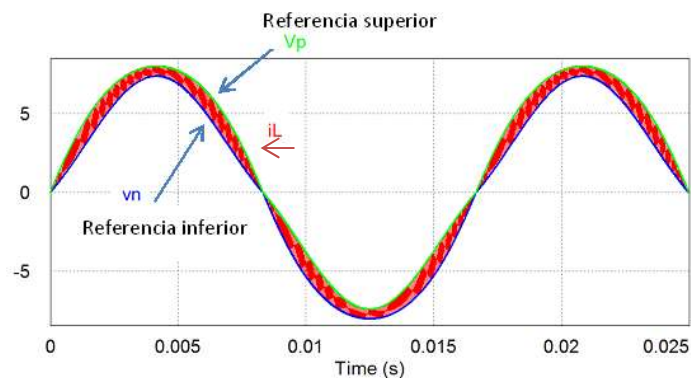
Figura 21 - Diagrama de blocos do controle por valores médios



Esta técnica baseia-se na imposição da forma de onda da corrente de entrada a partir de duas referências senoidais, uma referência superior (v_p) e a outra inferior (v_n), com amplitudes diferentes e com frequência igual à frequência da rede CA de alimentação. As referências são proporcionais à tensão de alimentação, por isso não há a necessidade de utilizar duas referências distintas e poderão ser obtidas da seguinte forma: uma delas, por exemplo, pode ser obtida através de um sensor na rede de alimentação e a segunda referência pode ser derivada desta primeira. Neste caso, bastaria multiplicar a primeira referência por uma constante K convenientemente adequada a ondulação permitida.

Na Figura 22, quando a corrente de entrada (I_s) atingir a referência superior, haverá um comando para desativar a chave onde há a condução de corrente e ativar a chave complementar impondo o decréscimo da corrente de entrada, assim como, quando a corrente atingir a referência inferior ocorrerá a troca deste chaveamento.

Figura 22 - Corrente de entrada confinada nos limites inferior e superior



A vantagem desta técnica é um elevado fator de potência e um THD reduzido, mas também apresenta algumas desvantagens. Uma delas é a operação com frequência variável e a outra é a necessidade da imposição de uma tensão mínima para o funcionamento da estrutura, pois a

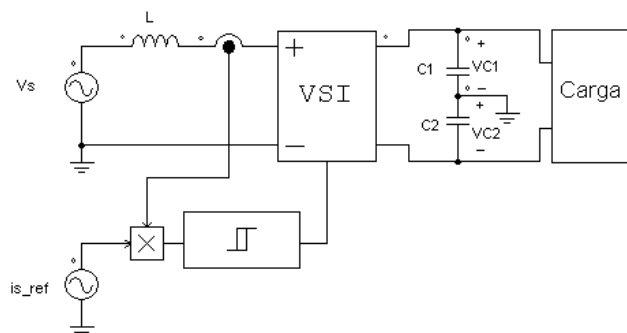
frequência de chaveamento assume valores extremamente elevados para valores de tensão próximos de zero, no final de cada semi-ciclo (positivo ou negativo).

3.1.2. Controle por Histerese Constante

Esta foi a topologia escolhida para este trabalho por apresentar como vantagens a simplicidade e uma boa resposta dinâmica se comparada ao controle por valores médios instantâneos por sua complexidade para implementação e elevada capacidade de processamento requerida pelo sistema de controle.

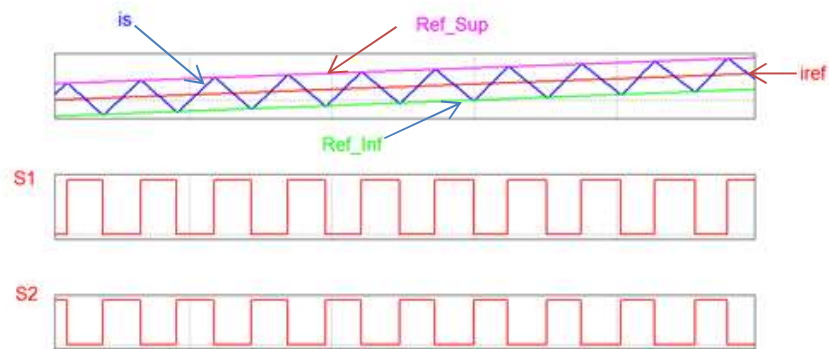
No controle por histerese constante é feita uma comparação entre a corrente da rede com uma corrente de referência senoidal proporcional e em fase com a tensão da rede, com uma determinada histerese, como mostra a Figura 23. Em função desta comparação são gerados pulsos de comando para as chaves, como se pode observar na Figura 24. Como a frequência de comutação é variável é necessário determinar seus valores máximo e mínimo. Dependendo do número de níveis, a frequência de comutação varia de maneira diferente em um período da rede.

Figura 23 - Diagrama de blocos do controle por Histerese



Na modulação por histerese constante ou modulação delta, a partir de uma referência senoidal, se impõe a forma de onda da corrente de entrada com a mesma frequência da rede CA de alimentação. Essa técnica de controle possui dois sinais de referência: uma superior e a outra inferior. A referência superior será proporcional à tensão AC de alimentação mais um ΔV , enquanto que a referência inferior será proporcional a tensão AC de alimentação menos um ΔV , de tal forma que não seja permitido um nível CC para a corrente de entrada, durante o período da rede em CA. A corrente de entrada fica contida dentro dos limites superior e inferior de forma que não possa ultrapassar. O controle é baseado na comutação das chaves enquanto a corrente estiver dentro dos limites preestabelecidos.

Figura 24 - Geração de pulsos de comando para as chaves



Se a corrente estiver com derivada positiva (crescente) e atingir o seu limite superior, o controle deverá desativar a chave onde há a condução da corrente positiva e nesse instante ativar a chave complementar e a corrente passa a ter derivada negativa (decrecente), até que seja atingido o limite inferior quando esta chave será desabilitada. Desta forma a corrente de entrada fica contida entre essas duas referências senoidais, de tal forma que a ondulação de corrente ΔI será constante.

A modulação delta tem como principal vantagem o elevado fator de potência e o reduzido TDH. Mas em contrapartida, apresenta a desvantagem de trabalhar numa frequência de chaveamento variável, por isso os elementos armazenadores de energia tem que ser dimensionados para uma frequência mínima de chaveamento que normalmente não deve assumir valores inferiores a 20kHz para que se evitem ruídos na faixa do espectro de frequências audíveis.

Também é importante que seja eliminada as oscilações que ocorrem durante o cruzamento por zero das referências, porque isso limita a operação do controle por um intervalo de tempo, ou seja, se isto ocorrer, aparecerá um tempo morto na corrente de entrada e aumentará o deslocamento e a distorção harmônica da corrente de entrada.

3.2. Estratégia de Controle “One-Cycle”

A outra técnica de controle escolhida foi proposta por Smedley e Cuk (SMEDLEY, 1995), com um controle constituído por um comparador, um integrador com reset, um oscilador e um flip-flop do tipo RS. Essa técnica é baseada no fato de que em conversores CC-CC, cada chave possui um valor médio de tensão e de corrente em cada ciclo de chaveamento, sendo assim, a ideia principal por trás do controle de um ciclo é controlar, ciclo a ciclo, os valores médios da tensão ou da corrente na chave, forçando-os a serem iguais aos valores das respectivas referências.

Atualmente, a maioria dos esquemas de controle abordam primeiramente a linearização das equações de controle e depois a aplicação de uma técnica de realimentação linear. A técnica de controle de ciclo único (“*OCC*”) é um método de controle não linear, o qual tira proveito da natureza pulsada e não linear dos conversores de comutação e consegue o controle dinâmico instantâneo do valor médio da variável controladas (SMEDLEY, 1995).

A estratégia de controle “*One-Cycle*”, é uma técnica não linear e a vantagem deste controle em relação ao convencional é que o controle de realimentação convencional linear é lento para responder à perturbação da fonte de alimentação e é necessário um grande número de ciclos de comutação antes de o estado estacionário seja recuperado. Esta técnica fornece resposta dinâmica rápida, excelente rejeição de perturbações da fonte de alimentação, desempenho robusto e correção automática de erros de comutação (SOLDANO, 2005) e (SMEDLEY, 1995).

Ao longo de uma década da concepção do Controle de Um Ciclo, esta técnica encontrou aplicações em várias áreas da eletrônica de potência em PFC, como o controle de conversores CC-CC. Os métodos de controle convencionais utilizados para os conversores CC-CC são o controle por modo de tensão, modulação em largura de pulso (PWM), controle por modo de corrente PWM, com controlador integral proporcional (PI). Estes métodos de controle são incapazes de funcionar satisfatoriamente sob grande variação de parâmetro ou a carga.

A principal característica deste controle é a sua capacidade de cancelar os efeitos de flutuações de tensão de linha. O controle bloqueia a perturbação da linha antes que ela possa aparecer na saída. Por outro lado, em outros métodos de controle convencionais, os efeitos da perturbação de linha aparecem na saída antes que o controlador possa agir, não importa quão rápido este procedimento seja feito.

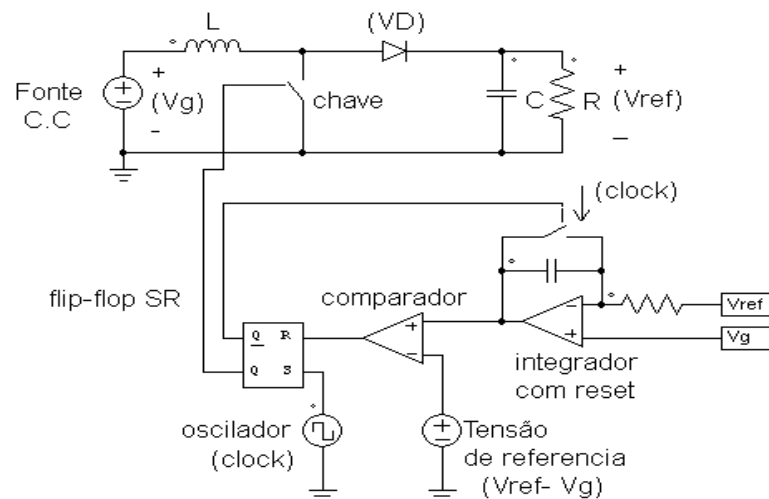
Uma comparação feita entre a técnica de controle PWM e o controle “*One-cycle*” é citado em (RUZBEHANI, 2010) e em (SOLDANO, 2005): na implementação típica de PFC para sistemas de média e alta potência é feita em CCM, com frequência fixa e a abordagem é baseada em multiplicadores. A abordagem baseada em multiplicadores é o padrão da indústria para o controle de conversores “*boost*” para correção de fator de potência, e tem sido utilizadas nas últimas duas décadas. É geralmente complicada e requer muitos componentes externos para realizar o projeto de controle. Outra desvantagem é que quando a tensão de entrada é perturbada, deve ser detectada como uma mudança de tensão de saída e o erro produzido na tensão de saída é usado para alterar a relação de trabalho para manter a tensão de saída comparada ao valor de referência. Isto significa que tem um desempenho dinâmico lento na regulação da saída em resposta à alteração na tensão de entrada.

Muitos métodos de controle são usados para o controle de conversores CC-CC. A preocupação hoje é achar uma estrutura de controlador simples e de baixo custo e o controle “*One-Cycle*” atende bem a essa proposta.

A ideia principal do controle de Um Ciclo é usar um integrador para medir o valor médio do sinal de diodo em cada ciclo e forçá-lo a ser igual ao valor de referência. Através deste mecanismo simples, o sinal de entrada para o filtro passa-baixa é controlado de modo que o seu valor médio, isto é, a saída do filtro, seja igual ao sinal de referência. (SMEDLEY, 1995)

Para um retificador “*boost*” com controle “*One-Cycle*” a ideia básica é mostrada na figura abaixo, a tensão no diodo é igual à diferença entre a tensão de entrada e a de saída, como mostrado na Figura 25.

Figura 25 - Conversor CC-CC “*boost*” com estratégia *One Cycle* (Smedley 1995)



O oscilador é o responsável pelo chaveamento constante do controle “*One-Cycle*”. Este chaveamento é também chamado de *Clock* e tem um período T_s . Durante o período T_s a chave poderá permanecer fechada (T_{on}) ou permanecer aberta (T_{off}), ou seja, o período completo (T_s) corresponde ao período de chaveamento. No momento inicial do controle quando o *clock* é ligado ao *flip flop* RS, na entrada S(SET), o pulso do *clock* vai para 1 e a saída Q estará habilitada, ou seja, $Q=1$. A saída Q do *flip flop* fecha a chave colocando ela no estado “On”, nesse momento em que $\bar{Q}=0$, ele habilita o integrador e a sua constante de tempo é igual ao período de chaveamento T_s . Como a frequência do clock é constante, o chaveamento do conversor também é constante.

Quando a chave está ligada, a corrente no indutor está crescendo e ele está armazenando energia, nesse tempo o integrador está integrando a tensão do diodo. Quando VD alcança o valor

$(V_{ref} - V_g)$ o comparador sinaliza para o R (reset). Portanto, Q passa a ser zero, abrindo a chave, ficando em estado "Off". A saída \bar{Q} estará habilitada, ou seja, $\bar{Q}=1$. Este pulso zera o integrador.

Durante o tempo em que a chave está aberta o diodo conduz e entrega energia à carga. O ciclo se repetirá quando o *clock* voltar a ser igual a 1.

Durante o período de chaveamento o valor médio da saída será calculado e a lei de controle fica então definida pela Equação (160) :

$$V_{ref} - V_g = \frac{1}{T_s} \int_0^{dT_s} VD dt = vod \quad (160)$$

Sendo D a razão cíclica ou tempo de fechamento da chave (*duty cycle*), V_{ref} é a tensão de referência desejada na saída do conversor, V_g é a tensão de entrada, VD é a tensão no diodo e T_s é o tempo de chaveamento.

No circuito mostrado na Figura 11, verifica-se que em cada período de chaveamento T_s , as chaves do conversor são ligadas e deligadas por pulsos complementares. Isso quer dizer que durante o ciclo de trabalho (D) do conversor, S2 estará fechada por um tempo DT_s e S1 por um tempo $(1-DT_s)$.

Quando S2 (On) e S1 (Off) , a tensão em L será:

$$V_L = V_g + V_{02} \quad (161)$$

No próximo ciclo de trabalho quando S1 (On) e S2 (Off), , a tensão em L será:

$$V_L = V_g - V_{01}. \quad (162)$$

A relação de trabalho D (Razão cíclica) é determinada fazendo o balanço da tensão no indutor:

$$V_g = V_{01} - D(V_{01} + V_{02}) \quad (163)$$

A equação demonstra que a cada período de chaveamento T_s , o controlador modula o ciclo de trabalho das chaves, fazendo com que o valor médio da saída seja igual à referência.

Um dos objetivos do controle é modular o ciclo de trabalho D de forma que o conversor opere com fator de potência unitário de forma que a corrente de entrada i_g seja proporcional à tensão de entrada V_g . Para isso o conversor tem que se comportar como uma resistência pura. Na equação abaixo, o "Re" representa o comportamento com uma carga supostamente resistiva.

$$ig = \frac{Vg}{Re} \quad (164)$$

Da mesma forma, a tensão do barramento C.C. terá que manter o mesmo nível independente de variações na carga. Para isso dizemos que:

$$Vm = \frac{(Vdc.Rs)}{Re} \quad (165)$$

Onde Vm é a tensão modulada do controlador do barramento C-C e Rs é a resistência do sensor de corrente.

3.2.1. Implementação do controle “One-Cycle” nas topologias

Um retificador “boost” em meia ponte possui dois capacitores com barramento CC dividido. A proposta em (GHOSH e NARAYANAN, 2007) é que dois controladores PI façam o controle da tensão no barramento independentemente, para obter o equilíbrio C.C, mantendo o balanceamento entre as tensões nos capacitores. Na Figura 26 é mostrado o esquema em bloco.

Então, considerando $Vm1$ e $Vm2$ a saída de cada controlador PI e $V01$ e $V02$ a tensão em cada capacitor, tem-se que:

$$Vm1 = \frac{(V01.Rs)}{Re} \quad (166)$$

e

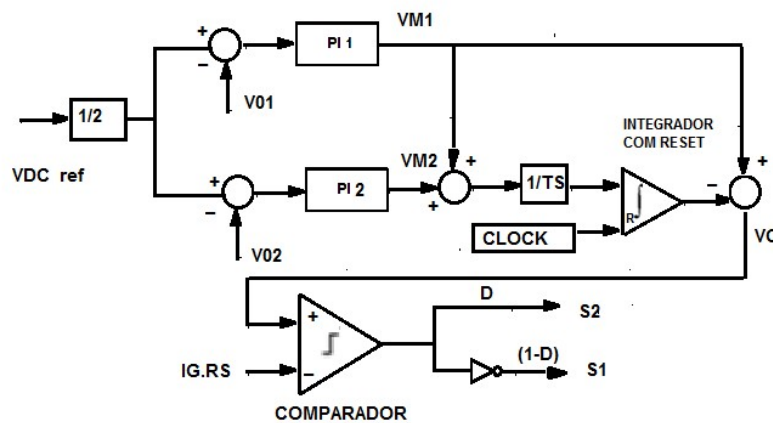
$$Vm2 = \frac{V02.Rs}{Re} \quad (167)$$

Através dessas equações obtém-se uma equação de controle,

$$igRs = Vm1 - D(Vm1 + Vm2) \quad (168)$$

onde, Rs representa o ganho no sensor de corrente.

Figura 26 - Esquema de controle “One-Cycle” (GHOSH e NARAYANAN, 2007)



No momento inicial quando o *clock* vai para 1, a portadora (V_c) será igual a corrente de referência ($igRs$) e também igual ao sinal modulado (V_m).

No controle por 1 ciclo, os sinais T_s , V_m e ig podem ser considerados constantes, levando em consideração a sua elevada frequência de comutação. Portanto, em cada intervalo de comutação (T_s), a portadora $V_c(t)$ pode ser gerada pela integração:

$$V_c(t) = V_{m1} - (V_{m1} + V_{m2}) \frac{t}{T_s}; (0 < t < T_s) \quad (169)$$

$$V_c(t) = V_{m1} - \frac{(V_{m1} + V_{m2})}{T_s} \int_0^t 1 dt; (0 < t < T_s) \quad (170)$$

4. SIMULAÇÃO DAS TOPOLOGIAS COM AS TÉCNICAS DE CONTROLE

As estratégias escolhidas para serem testadas nos retificadores foram a estratégia de estratégia de controle por Histerese variável com frequência de chaveamento f constante e a estratégia “*One-Cycle Control (OCC)*”. Estas estratégias serão testadas para tanto para dois níveis quanto para três níveis.

Os circuitos dos blocos de controle que serão apresentados e simulados foram concebidos com módulos matemáticos de acordo com as equações do capítulo 3.

Todas as simulações aqui apresentadas foram realizadas no PSIM com os parâmetros de cálculo: passo de cálculo (“*time step*”) = 3E-007 s; e passo de impressão (“*print step*”) = 1.

4.1. Estratégia de controle por Histerese variável

Na estratégia de histerese variável, a corrente ΔI_{Lpp} é variável mas com frequência de chaveamento f constante. Quando a corrente de entrada for crescente positiva e atingir o limite superior, o comando deverá abrir a chave onde há o fluxo de corrente e fechar a chave complementar, fazendo com que a derivada da corrente fique negativa até atingir o limite inferior. Durante todo período da rede de alimentação o ciclo se repete e a corrente de entrada se mantém confinada na banda de histerese.

Esta estratégia consiste em impor que a corrente de entrada siga a corrente instantânea de referência que está em fase com a corrente de entrada. Nesta estratégia, a ação do controle é dada por uma lógica aplicada a um *flip-flop*. A corrente instantânea de entrada é colhida através de um sensor de corrente. O controle é feito através do comparador que testa se a corrente de entrada é maior ou menor do que a corrente de referência e se está em fase com a tensão de entrada. No momento do cruzamento entre as correntes de entrada e de referência e dependendo do ciclo, se for positivo ou negativo, o *flip-flop* enviará o comando de liga ou desliga para as chaves. O acionamento das chaves depende do pulso do *clock* sensível à borda de subida, este impõe o tempo de atuação do controle. Quando a corrente de entrada amostrada aumenta, a mínima frequência de chaveamento ocorre quando houver o pulso do *clock* e a corrente amostrada ainda não houver ultrapassado a corrente de referência, de forma que a chave conduzirá esta corrente até o próximo pulso de *clock*.

Para o dimensionamento do indutor levou-se em consideração a frequência mínima de chaveamento. Isto representa uma desvantagem já que, pois quanto menor a frequência de

chaveamento maior será a indutância de entrada. Não é recomendada uma frequência inferior a 20kHz para evitar ruídos na faixa do espectro audíveis.

Esta estratégia apresenta a vantagem de atuar durante todo o período da rede de alimentação com isso evita-se o tempo morto e também por necessitar apenas de uma referência para o controle.

A referência de corrente é formada por uma banda de histerese variável somada à corrente senoidal de referência i_s^* em fase com a rede:

$$i_{\text{Sup}}^* = i_s^* + \frac{\Delta I_{Lpp}}{2} \quad (171),$$

$$i_{\text{Inf}}^* = i_s^* - \frac{\Delta I_{Lpp}}{2} \quad (172)$$

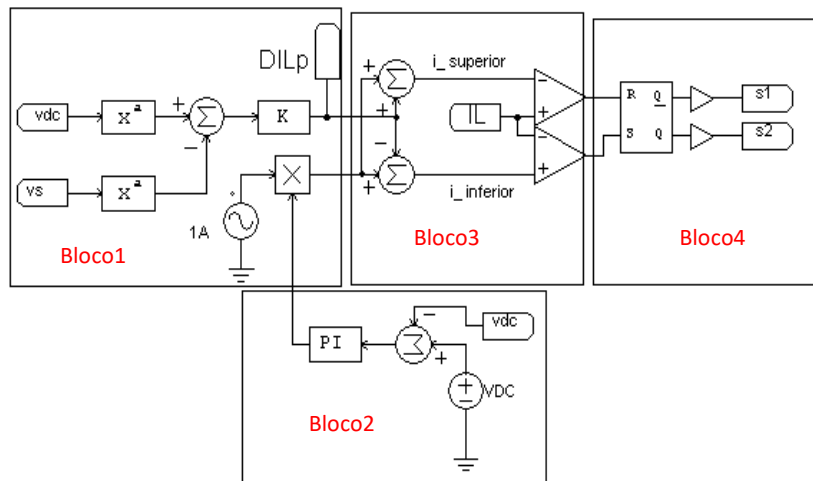
Desta forma, a corrente de entrada fica contida dentro desses limites impostos pelo controle, de acordo com a Equação 171 e Equação 172.

4.1.1. Blocos de controle da estratégia de controle por Histerese

Nesta dissertação esses blocos são explicitados através das equações matemáticas e simulados conforme a Figura 27.

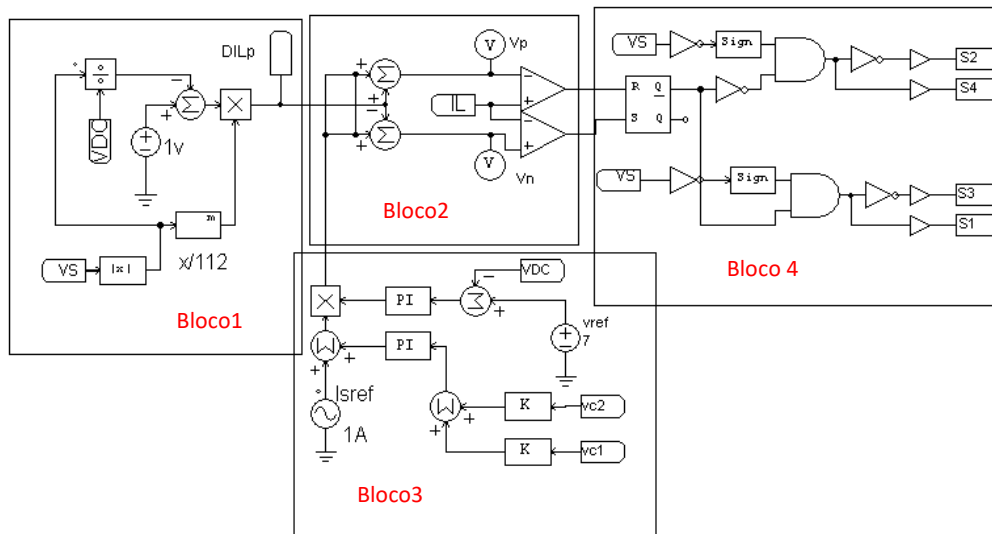
Para o controle do retificador “boost” Meia ponte dois níveis tem-se pela estratégia por Histerese os seguintes blocos da Figura 27.

Figura 27 - Controle por Histerese do retificador “boost” Meia ponte dois níveis



Para o controle do retificador “*boost*” NPC três-níveis tem-se pela estratégia por Histerese os seguintes blocos da Figura 28.

Figura 28 - Controle por Histerese do retificador “*boost*” NPC três níveis.



Para que haja um bom entendimento, o circuito de controle para as topologias é apresentado por blocos. Esta apresentação servirá para as duas topologias, pois a pesar de apresentarem circuitos diferentes, os blocos possuem funções iguais com exceção ao bloco3, pois para o caso do NPC, o controle do barramento C.C foi feito controlando as tensões nos capacitores individualmente, pelos motivos citados no capítulo 1.

O bloco1 é o formador de $\frac{\Delta i_{pp}}{2}$. Este circuito identifica qual a ondulação pico a pico de corrente. A sua saída alimenta o bloco 2 que é responsável por formar as referências de corrente negativa i_{inf}^* e positiva i_{sup}^* que através de dois comparadores que manterão a corrente I_L dentro dos limites inferior e superior . Este circuito condiciona a corrente dentro dos limites da curva de Histerese.

O bloco 3 é o circuito formador da corrente de referência (I_{sref}). Este circuito é o responsável pelo controle da tensão no barramento C.C. A tensão de saída VDC (tensão do barramento CC) é comparada com a tensão de referência VDC que é produzida por uma fonte de corrente contínua. A diferença entre essas duas tensões produz um sinal de erro que irá ser compensado por um PI (Proporcional-integral). Este sinal será multiplicado por uma referência de corrente senoidal de mesma fase que a corrente i_s da rede elétrica. Esta corrente produzida representa a portadora gerada que irá para o bloco 2. Na biblioteca do PSIM contém blocos PI para

simulação de sistemas de controle e as variáveis podem ser alteradas através dos ganhos dos controladores. O controlador proporcional integral (PI) é o controlador com frequência fixa mais utilizada nas malhas envolvendo variáveis elétricas. Como o nome se refere à ação de controle será a soma de uma componente proporcional ao sinal de erro e outra componente proporcional a integral do valor de erro num determinado período de totalização. Com essas duas ações é possível obter uma elevada resposta dinâmica, com pequeno erro em regime permanente.

O controlador PI tem sua função de transferência descrita por (173):

$$G_{pi} = \frac{k_p \left(s + \frac{k_i}{k_p} \right)}{s} \quad (173)$$

O k_p é um ganho proporcional que amplifica o sinal de erro na entrada do controlador, O erro é obtido pela comparação da variável de saída (tensão ou corrente) com uma referência. O k_i é uma constante que proporciona ação integral sobre o erro e garante uma saída não nula para o controlador, mesmo quando o sinal de erro é nulo, e “s” é uma variável no domínio da frequência. O sinal de saída do controlador é uma tensão de referência que ativará o circuito gerador de pulsos do PWM.

No bloco 4 os sinais lógicos vindos dos comparadores indicarão ao flip-flop RS o momento de mandar os pulsos de chaveamento. Quando o flip-flop receber o sinal de Set, indicará que a chave deverá conduzir e o sinal de Reset indicará que a chave ficará aberta, ou seja, sem condução de corrente.

4.1.2. Simulação das Topologias dos Retificadores com Controle por Histerese

A Figura 29 apresenta o modelo de simulação do retificador “boost” dobrador em meia-ponte de 2-Níveis. Os componentes indutor, capacitores ($C1 = C2$) e resistência de carga são aqueles definidos em (106), (120) e (121), respectivamente. O controle utilizado é o do tipo histerese. As Figuras 30 e 31 mostram os resultados de simulação desse modelo. Em todas as simulações apresentadas neste trabalho a corrente de entrada é mostrada multiplicada por um fator 10 com o intuito de melhorar a visibilidade. Observa-se que o valor total da tensão CC de saída (V_{O_CC}) na Figura 30 e o valor eficaz da corrente de entrada na Figura 31 correspondem satisfatoriamente aos valores calculados em (103) e (119), respectivamente. Na Figura 32 o modelo do retificador “boost” meia-ponte em 3-Níveis (NPC) é mostrado, e nas Figuras 33 e 34 estão seus respectivos resultados de simulação. Nota-se que a tensão CC total de saída (V_{O_CC}) na Figura 33 e o valor eficaz da corrente de entrada na Figura 34 correspondem aos valores calculados em (155), (153), e (150), respectivamente. Destaca-se a redução do THD% da corrente de entrada com a topologia “boost” em 3-Níveis (5,39%), mais próximo ao recomendado pela norma técnica do IEEE (5%), em relação ao obtido com a topologia “boost” dobrador em 2-Níveis (7,933%). Outro aspecto importante é a redução significativa no valor de capacitor na topologia em 3-Níveis, praticamente à metade do obtido na topologia “boost” dobrador em 2-Níveis, embora o aumento no valor da indutância “boost”.

Figura 29 – Modelo de simulação do retificador “boost” dobrador em meia-ponte de 2-Níveis com controle tipo histerese.

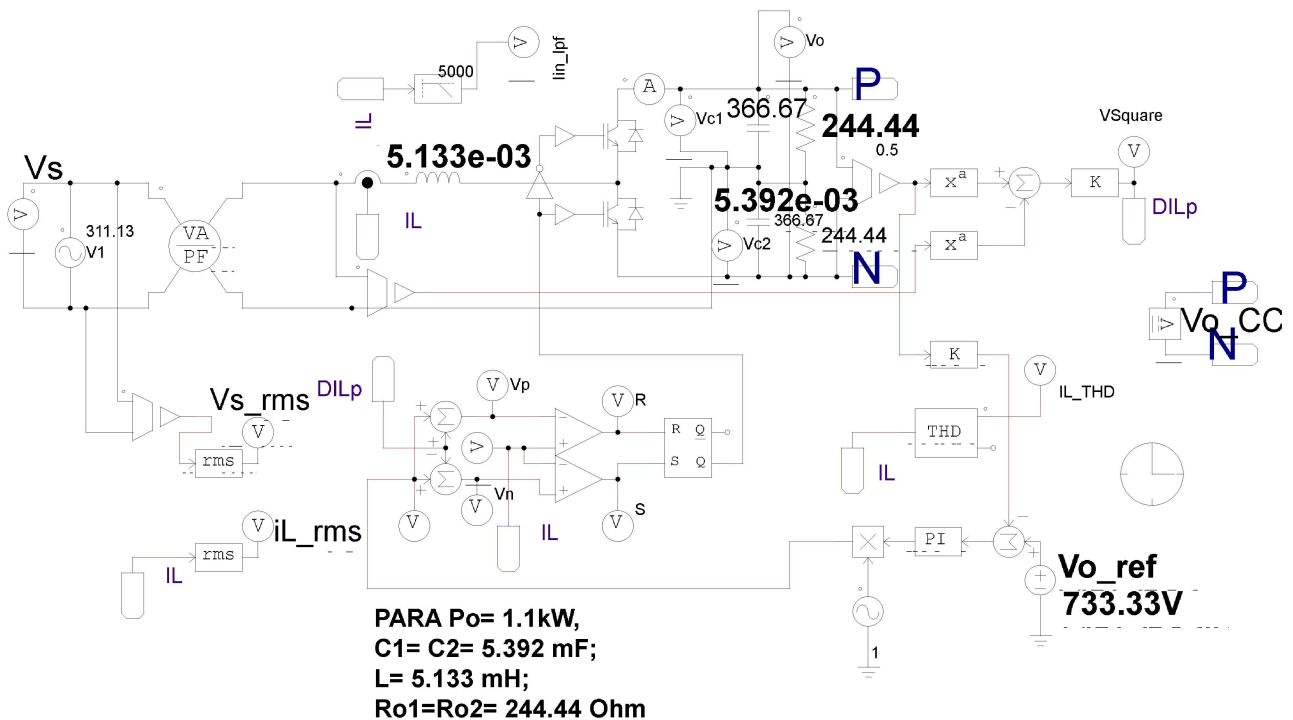


Figura 30 – Resultados de simulação do retificador “*boost*” dobrador em meia-ponte de 2-Níveis com controle por histerese. (a) Tensão e corrente (multiplicada por 10) na fonte CA; (b) THD% da corrente de entrada e fator de potência total; (c) Tensões no barramento CC.

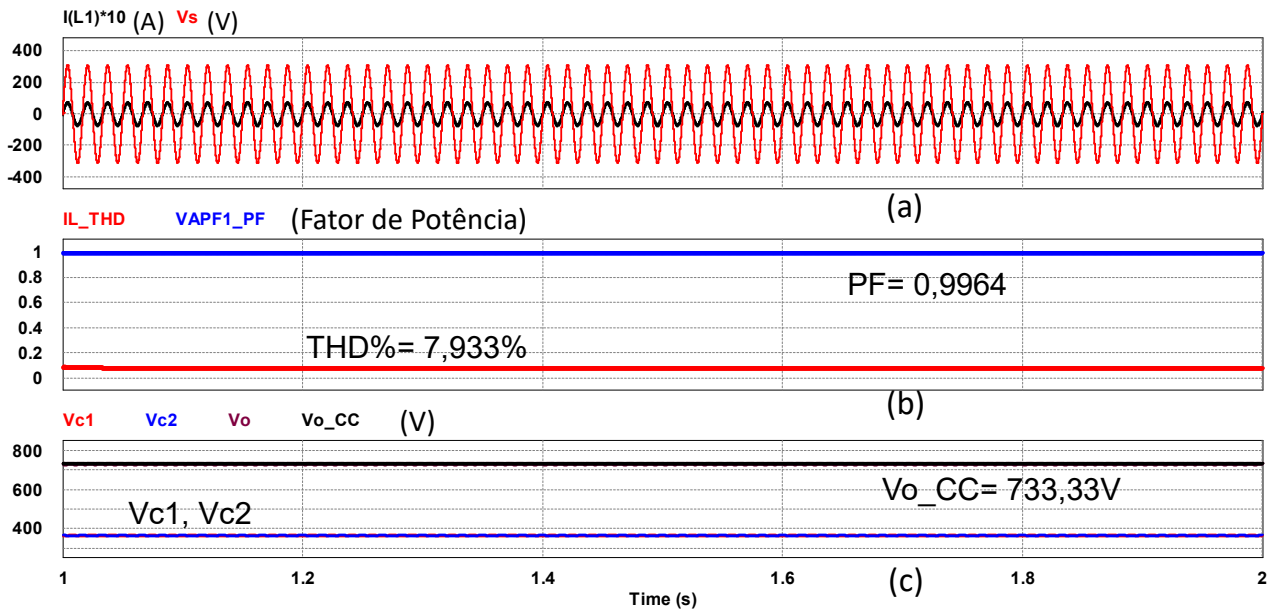


Figura 31 – Tensão, V_s , e corrente de entrada, i_L (multiplicada por 10) com os respectivos valores eficazes indicados, referentes a Figura 29.

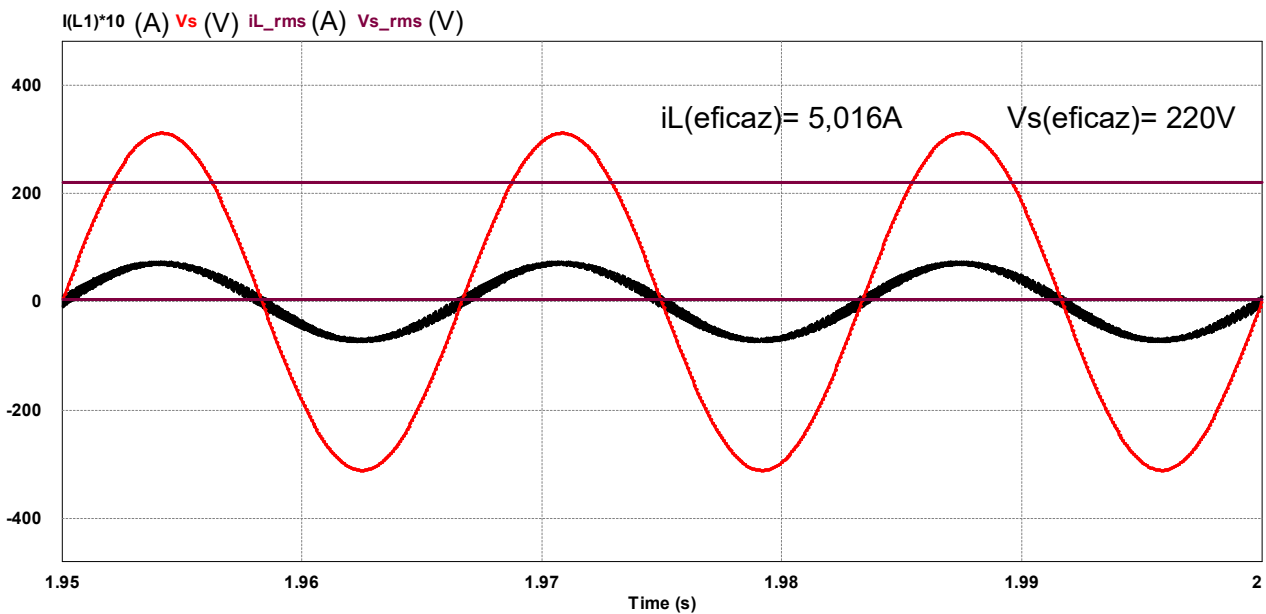
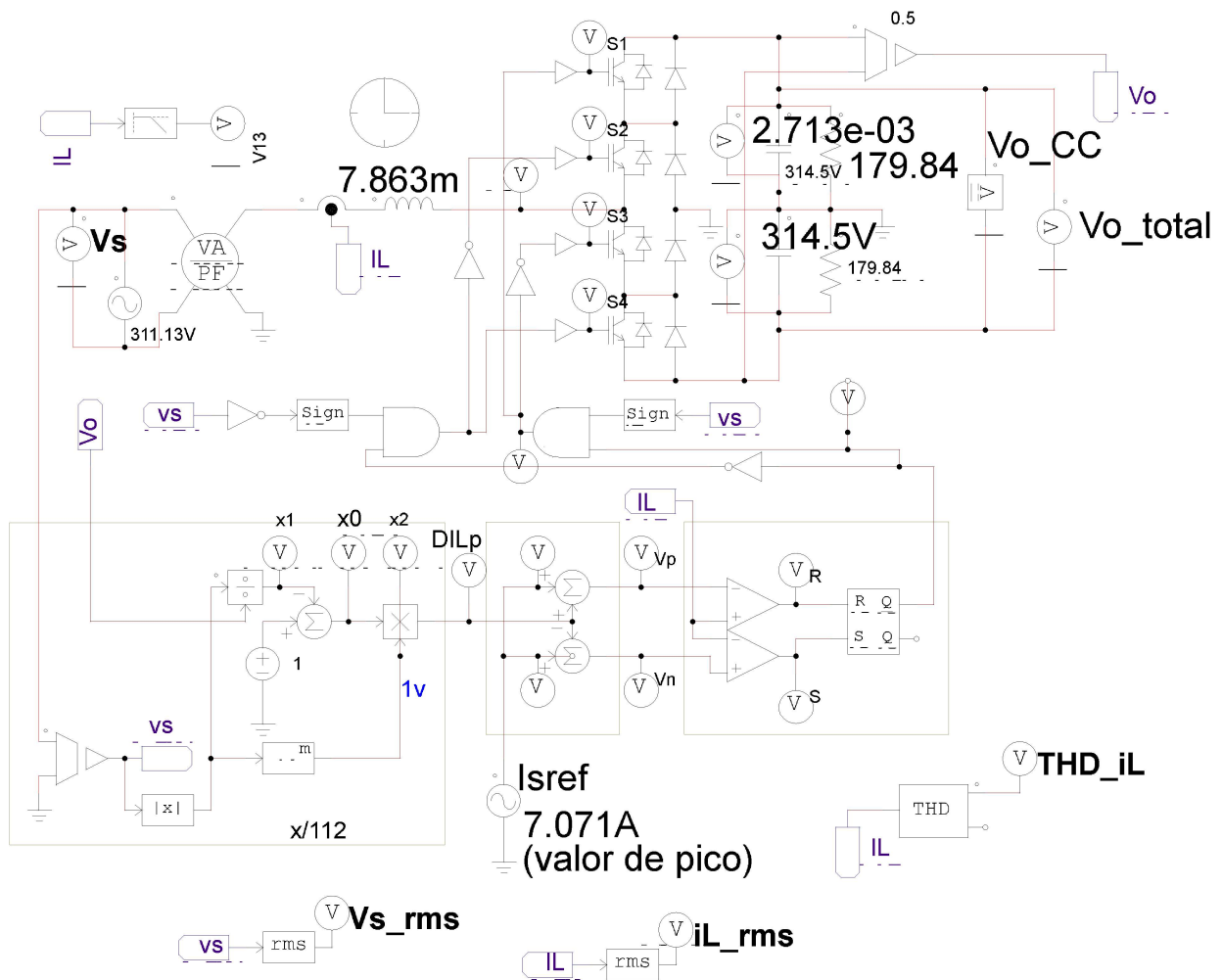


Figura 32 - Modelo de simulação do retificador “boost” meia-ponte em 3-Níveis, com controle tipo histerese.



Para $P_o = 1.1kW$,
Valores calculados: $C_1 = C_2 = 2.713mF$; $L = 7.863mH$
 $R_{o_Total} = 359.67\ \Omega$; $R_{o1} = R_{o2} = 179.84\ \Omega$

Figura 33 – Resultados de simulação do retificador “boost” meia-ponte em 3-Níveis com controle histerese. (a) Tensão e corrente (multiplicada por 10) na fonte CA; (b) THD% da corrente de entrada e fator de potência total; (c) Tensões no barramento CC.

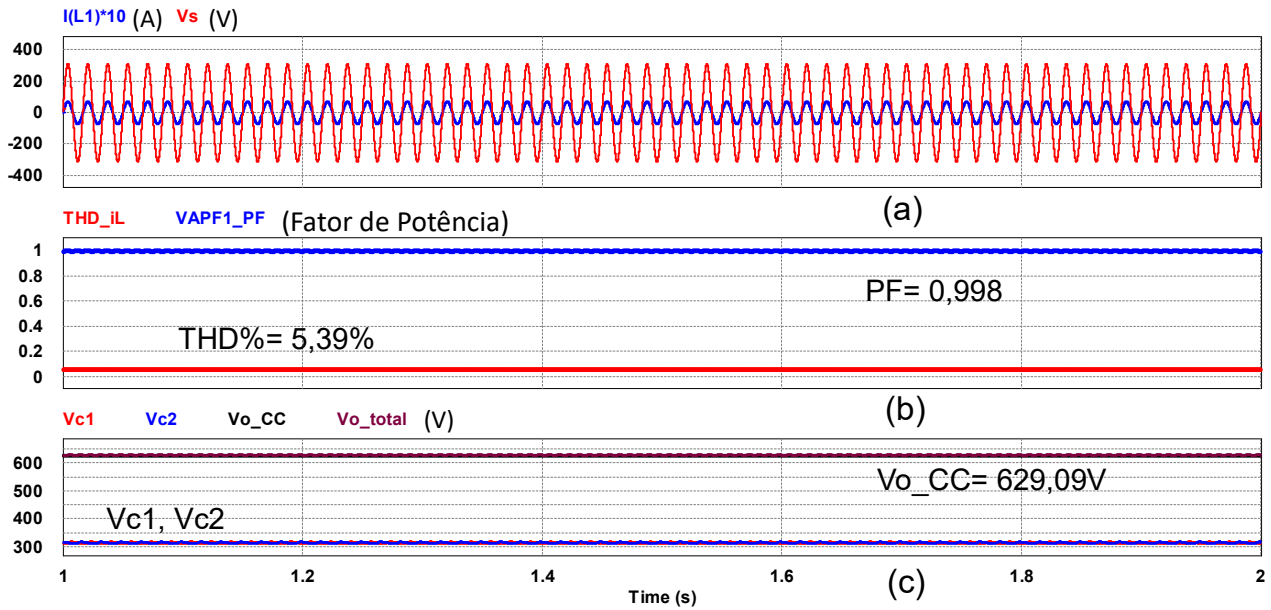
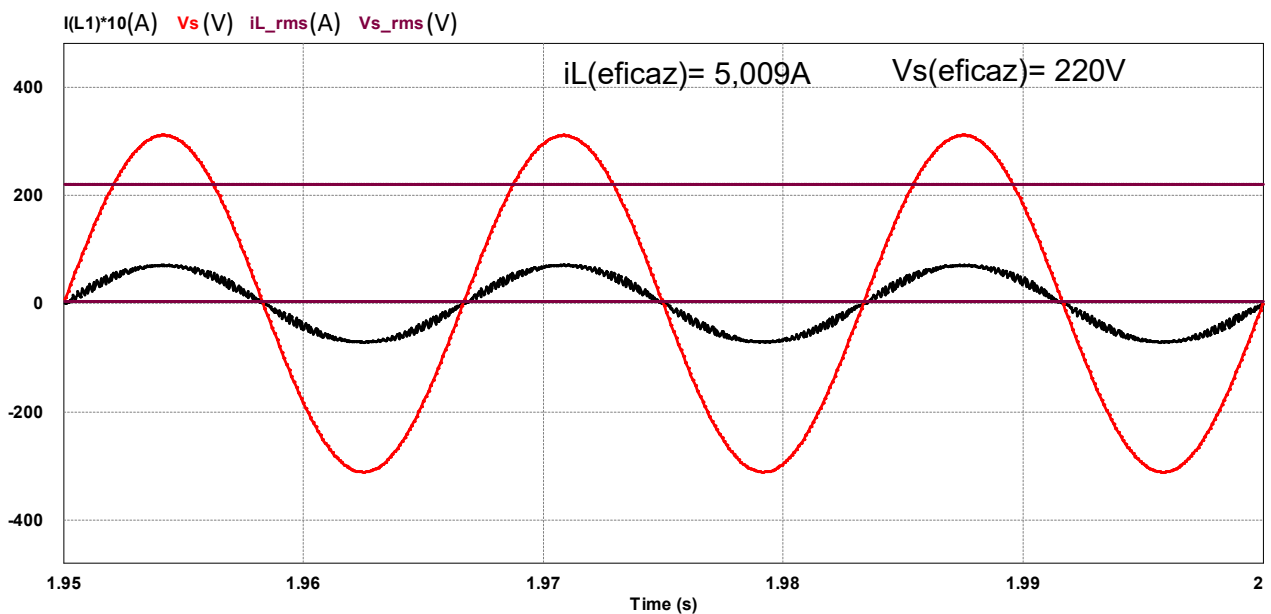


Figura 34 – Tensão, V_s , e corrente de entrada, i_L (multiplicada por 10) com os respectivos valores eficazes indicados, referentes a Figura 32.



4.2. Estratégia de controle “One-cycle” (“OCC”)

Na estratégia de controle de Um-Ciclo (“One-Cycle Control - OCC”) utilizou-se duas fontes distintas para embasamento da pesquisa. Para os cálculos realizados e para a implementação do circuito de controle do retificador em dois níveis, foi utilizado o esquema descrito em (SMEDLEY, 2003) e em (GHOSH e NARAYANAN, 2007) e para a implementação do controle de três níveis foi utilizado o esquema descrito no artigo (AJIT AND KISHORE-2012).

Os conversores NPC de 3-Níveis e o conversor em Meia-Ponte dobrador de 2-Níveis são operados pelo controle de Um-Ciclo, portanto, com frequência de comutação constante.

O controlador *OCC* é simples de implementar, pois pode ser realizado usando um integrador com reset, poucos comparadores e *flip-flops*. Estudos de simulação são realizados para validar o esquema proposto.

4.2.1. Esquema de Controle para Topologia “boost” Meia-Ponte Dobradora em 2-Níveis

Para a topologia do conversor “boost” meia-ponte em 2-Níveis, em cada ciclo de comutação T_s , os interruptores de conversor S1 e S2 são ligados e desligados por pulsos de chaveamento complementares. S2 é ligado durante uma duração de DT e S1 para $T(1-D)$, em que D é a razão cíclica. Com a chave S2 ligada e S1 desligada, a tensão aplicada através do indutor L é $(V_s + V_{o2})$. E com a chave S1 ligada e S2 desligada, a tensão em L é $(V_s - V_{o1})$. Considera-se que a frequência de comutação ($f_s = 1 / T_s$) é elevada.

O conversor possui um barramento CC dividido, com tensões de saída V_{o1} e V_{o2} que devem ser controladas. No barramento CC a tensão total de saída é a soma das tensões $(V_{o1} + V_{o2})$ nos capacitores do barramento. O esquema de controle é mostrado na Figura 35.

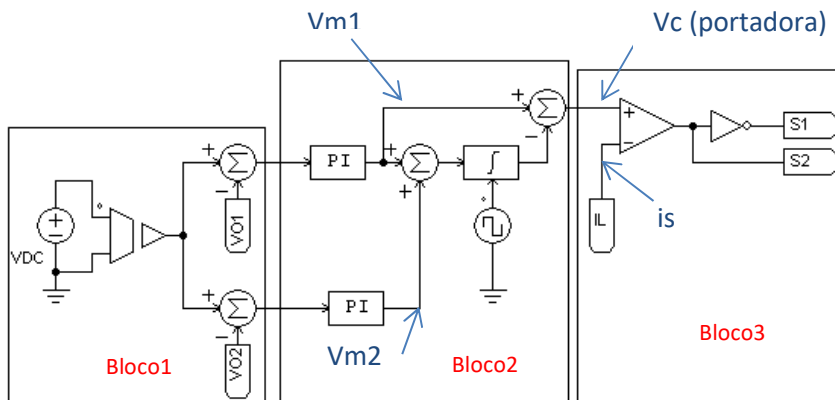
No bloco 1 segue a proposta em (GHOSH e NARAYANAN, 2007) que é o controle individual das tensões nos capacitores, ou seja, um controlador PI para cada capacitor com o objetivo de fazer o balanceamento entre as tensões V_{o1} e V_{o2} .

No bloco 2 tem-se que as saídas dos dois controladores PI1 e PI2 são V_{m1} e V_{m2} , respectivamente, que são usadas para controlar a resistência emulada, R_e , na entrada do conversor.

O objetivo do controle é modular o chaveamento do conversor de tal forma que a corrente de entrada seja proporcional à tensão de entrada vs. O controle inclui um controlador de tensão,

que tipicamente é um controlador PI, no qual controla a quantidade de energia necessária para manter o barramento C.C com tensão constante, controla também a amplitude da corrente de entrada. Por este motivo, a saída do controlador de tensão é multiplicada por um sinal senoidal de mesma fase e frequência da rede com o objetivo de obter a referência da corrente de entrada. O controlador de corrente de entrada é rápido e assim se obtém um fator de potencia elevado.

Figura 35 - Controle por OCC do retificador “boost” Meia ponte dois níveis.



Devido à elevada frequência de comutação, em qualquer intervalo de comutação T , V_{m1} , V_{m2} e i_s podem ser considerados constantes.

No bloco 3 em cada intervalo de comutação, a portadora $v_c(t)$ pode ser gerada pela integração analógica. No início do intervalo, isto é, em $t = 0$, $v_c(t)$ é igual a (V_{m1}) e $(-V_{m2})$ no final do intervalo $t = T$. Observe que a portadora $v_c(t)$ é igual a i_s no instante $t = DT$. Os instantes de comutação podem ser determinados comparando a corrente de entrada i_s com $v_c(t)$ num comparador analógico.

4.2.2. Esquema de Controle para Topologia “boost” Meia-Ponte em 3-Níveis

Para a topologia em dois níveis de acordo com (AJIT AND KISHORE-2012) Figura 36, no bloco 1, inicialmente a tensão do barramento CC é detectada e comparada com o valor de referência, V_{DC}^* que é produzida por uma fonte com o valor de tensão que corresponde à metade da tensão total do barramento. Essa tensão é subtraída individualmente pelas tensões dos capacitores $C1$ e $C2$ do barramento C.C para gerar o sinal de erro V_e .

No bloco 2 o sinal de erro vai para um controlador PI para obter um sinal, V_m que corresponde a uma tensão modulada. Este sinal, que tem a forma de uma onda dente de serra

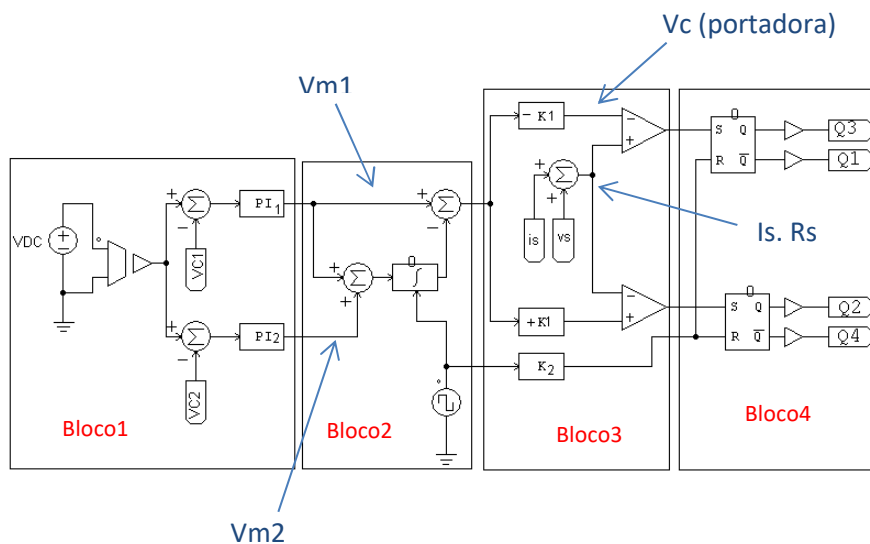
unipolar com amplitude V_m e com um período TS é sintetizada por um integrador com reset que tem uma constante de tempo $T_i = TS$ onde TS é o período de tempo do *clock* que restabelece o integrador.

No bloco 3 a forma de onda dente de serra corresponde a $V_m [1 - (t / TS)]$ e é obtido e outra dente de serra correspondente a $-V_m [1 - (t / TS)]$ é obtida por inversão do primeiro. A corrente de entrada detectada por um sensor é comparada com as duas formas de onda do dente de serra.

Para aumentar a amplitude de v_m e assim aumentar a margem de estabilidade, adiciona-se uma componente de corrente fictícia $i_s.R_s$ proporcional à tensão da fonte é sintetizada multiplicando a tensão da fonte detectada, v_i por um ganho, $1 / R_F$. Este sinal é então adicionado à corrente de fonte detectada, o resultado desta adição é então comparado com as formas de onda do dente de serra. As saídas dos comparadores são ainda utilizadas para habilitar os correspondentes *flip-flops*. As saídas dos *flip-flops* são funções da comutação correspondentes das “ S_i ” saídas.

No bloco 4, as saídas dos comparadores são ainda utilizadas para reiniciar os *flip-flops* correspondentes. Através da lógica de controle aplicadas nas entradas dos *flip-flops* tem-se nas suas saídas, os pulsos de chaveamento para o circuito de potência.

Figura 36 - Controle por *OCC* do retificador “*boost*” NPC três níveis



Somente um dos comparadores terá um sinal de saída que ativará um dos *Flip-flops*. As saídas dos *flip-flops* tem a função de comutação. O ciclo de trabalho determina o período de comutação das chaves.

4.3. Simulação das Topologias dos Retificadores com Controle “OCC”

A Figura 37 mostra o modelo de simulação do retificador “boost” dobrador em meia-ponte de 2-Níveis. O controle utilizado é o do tipo “One-Cycle Control – (OCC)”. As Figuras 38 e 39 apresentam os resultados de simulação obtidos com esse modelo. Nessas simulações, a corrente de entrada aparece multiplicada por um fator 10 para melhor visibilidade. Nessas simulações nota-se que os valores da tensão CC (V_{o_CC}) e da corrente eficaz na fonte, nas Figuras 38 e 39 respectivamente, convergem satisfatoriamente para os valores calculados em (103) e (119). Houve melhoria (redução) no THD% da corrente de entrada (7,09%) em relação ao resultado obtido com a técnica por histerese (7,933%) vista na Figura 30, porém ainda acima do 5% estabelecido pela norma do IEEE. Na Figura 40 é apresentado o modelo de simulação do retificador “boost” meia-ponte em 3-Níveis, e nas Figuras 41 e 42 os resultados de simulação correspondente. Os valores da tensão CC (V_{o_CC}) e da corrente eficaz de entrada (iL_rms) correspondem satisfatoriamente aos valores calculados em (155), (153), e (150). Destaca-se a significativa redução da distorção harmônica total na corrente de entrada (THD%= 1,92%), atendendo à norma IEEE, em relação ao resultado obtido com a técnica histerese (5,39%) vista na Figura 33.

Figura 37 – Modelo de simulação do retificador “boost” dobrador meia-ponte em 2-Níveis com controle tipo “OCC”.

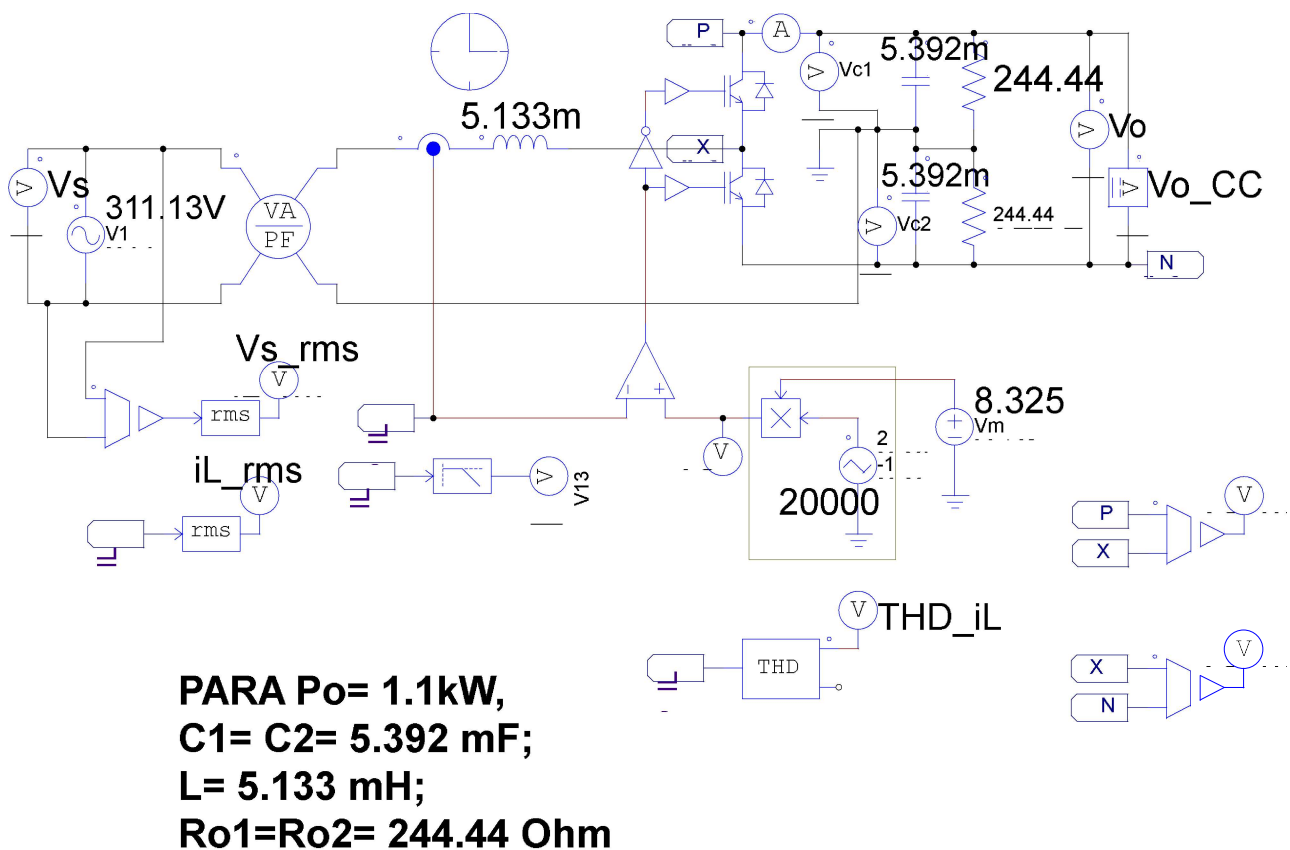


Figura 38 – Resultados de simulação do retificador “boost” meia-ponte em 2-Níveis com controle “OCC”. (a) Tensão e corrente (multiplicada por 10) na fonte CA; (b) THD% da corrente de entrada e fator de potência total; (c) Tensões no barramento CC.

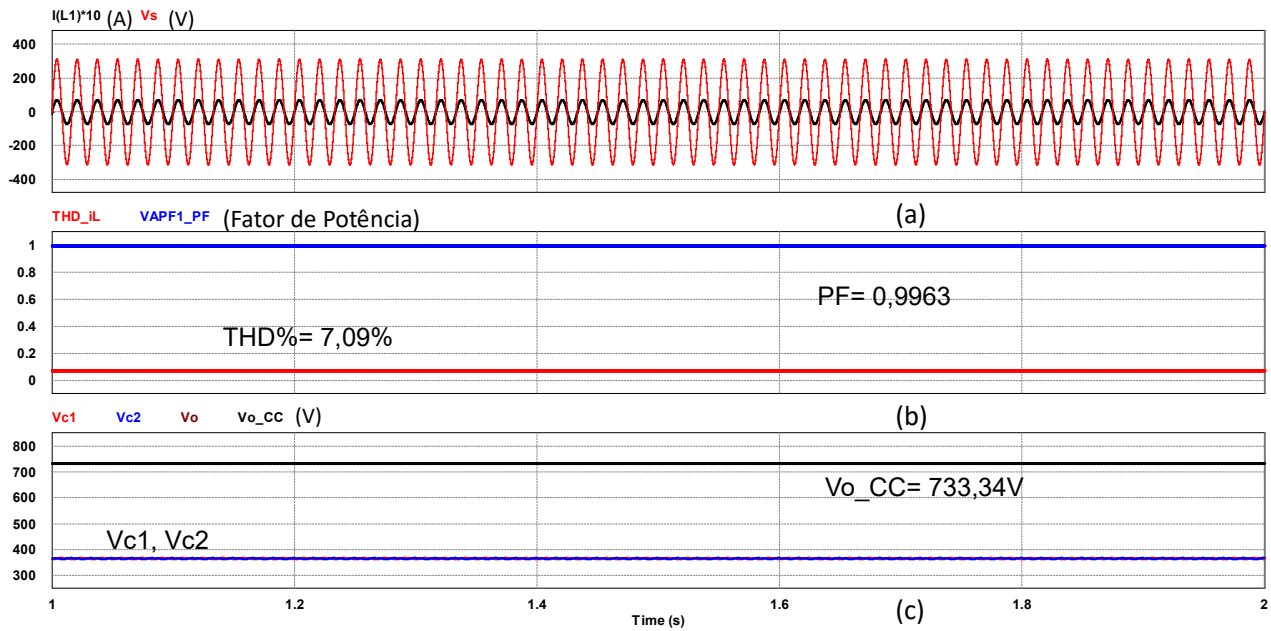


Figura 39 – Tensão, V_s , e corrente de entrada, i_L (multiplicada por 10) com os respectivos valores eficazes indicados, referentes a Figura 37.

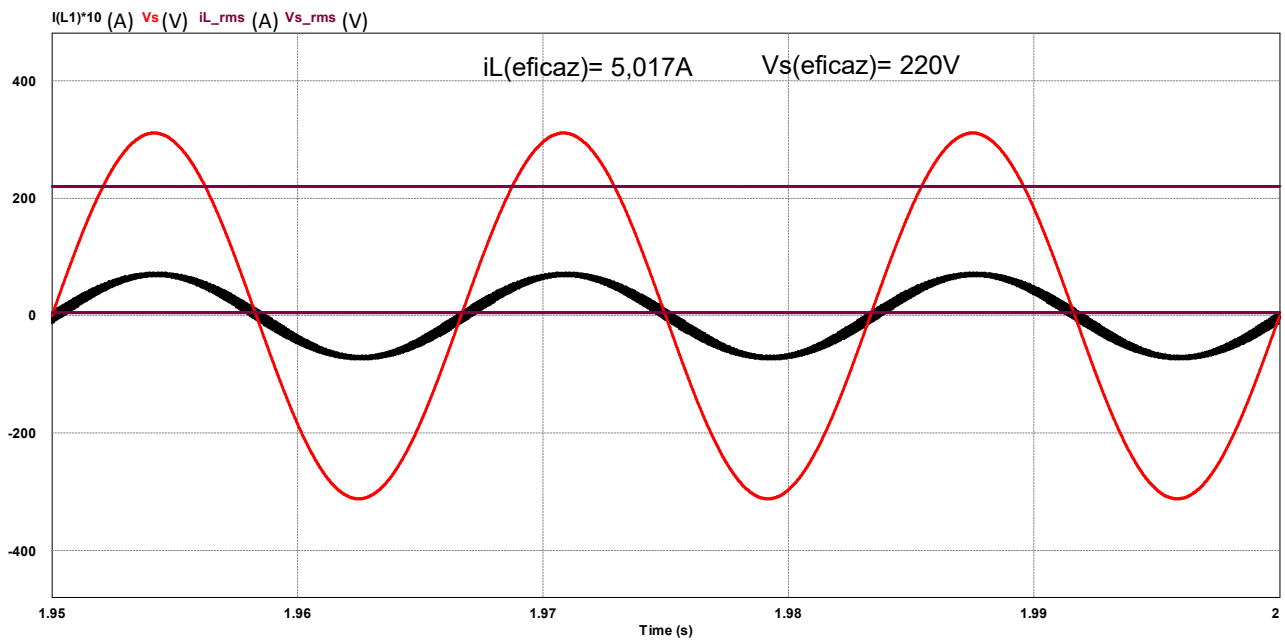


Figura 40 – Modelo de simulação do retificador “boost” meia-ponte em 3-Níveis, com controle “OCC”.

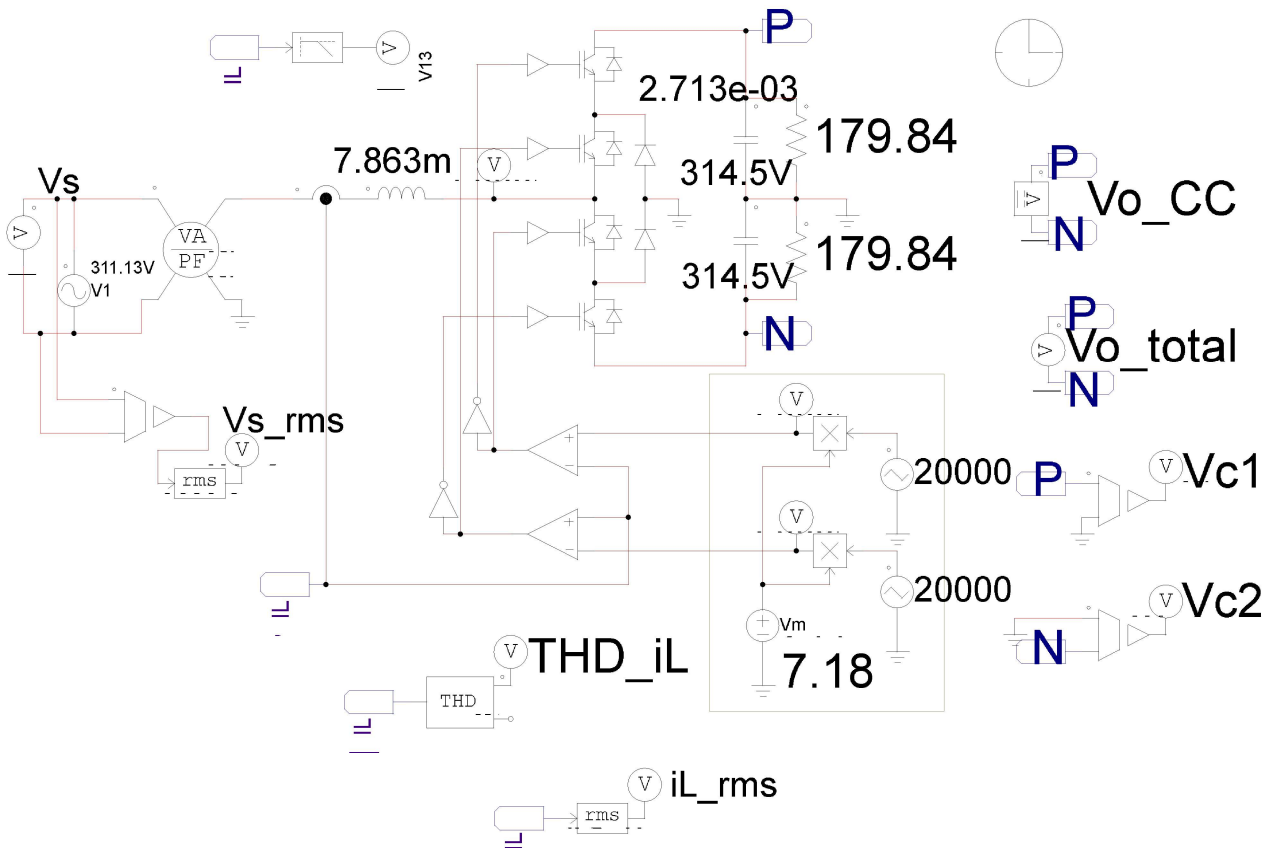


Figura 41 – Resultados de simulação do retificador “boost” meia-ponte em 3-Níveis com “OCC”. (a) Tensão e corrente (multiplicada por 10) na fonte CA; (b) THD% da corrente de entrada e fator de potência total; (c) Tensões no barramento CC.

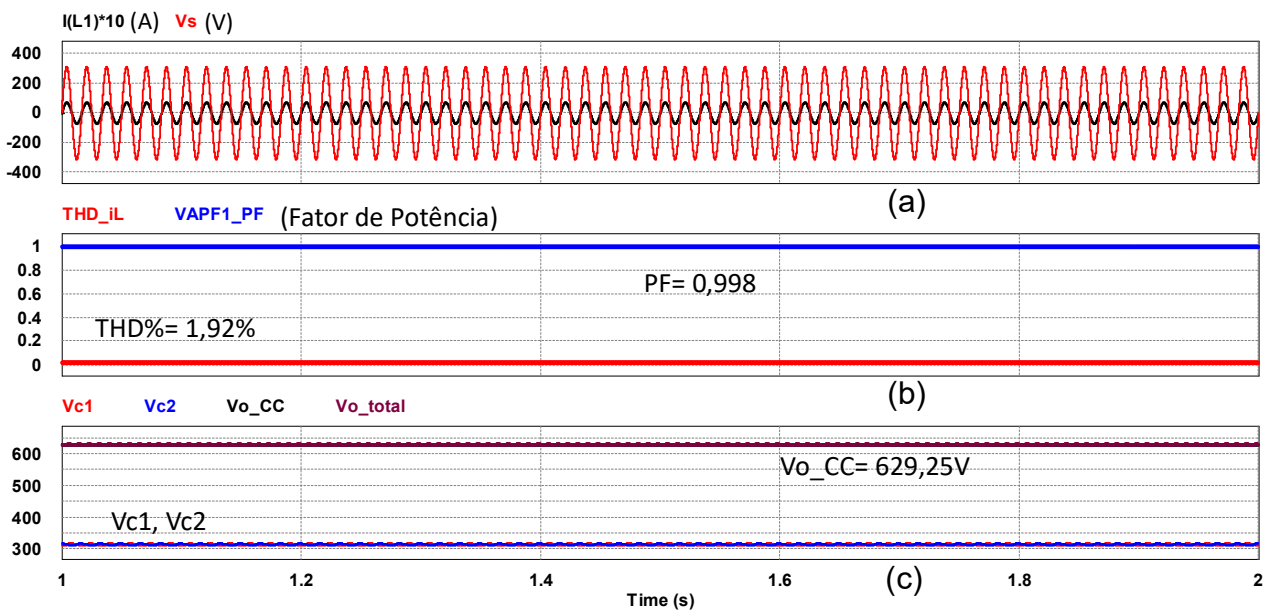
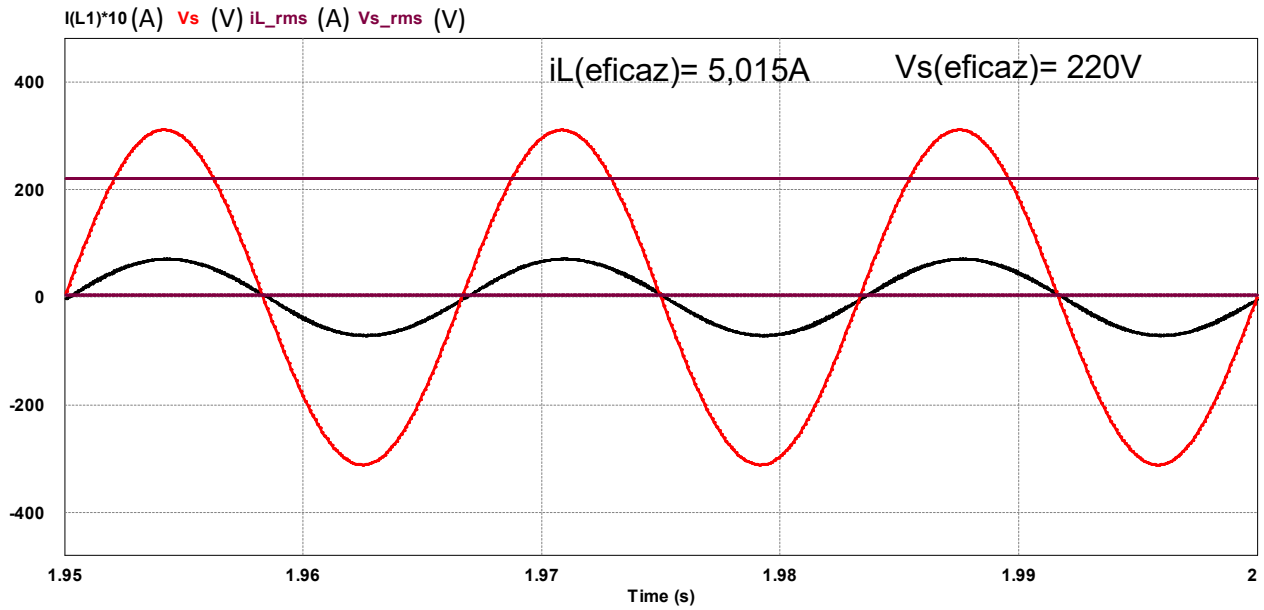


Figura 42 – Tensão, V_s , e corrente de entrada, i_L (multiplicada por 10) com os respectivos valores eficazes indicados, referentes a Figura 40.



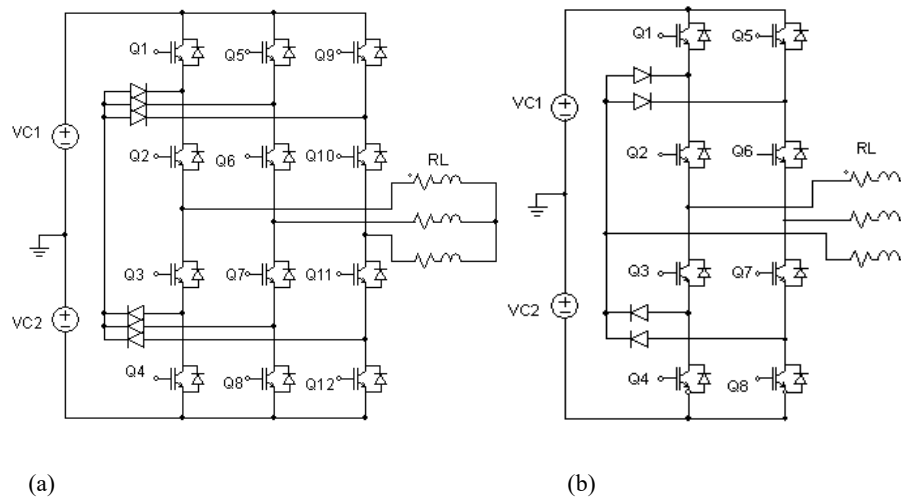
5. TOPOLOGIAS DE SISTEMAS CA-CA COM INVERSORES EM 3-NÍVEIS

5.1. Topologias de Inversores

As topologias utilizadas neste trabalho para o inversor CC-CA são: a clássica de três níveis (NPC) e a topologia com o número de chaves reduzido de chaves (KOURO-2010).

No inversor o componente armazenador de energia é o capacitor, por isso o barramento C.C comporta-se como uma fonte de tensão. A Figura 43, ilustra um conversor CC-CA trifásico NPC de três níveis utilizados neste trabalho alimentando uma carga trifásica.

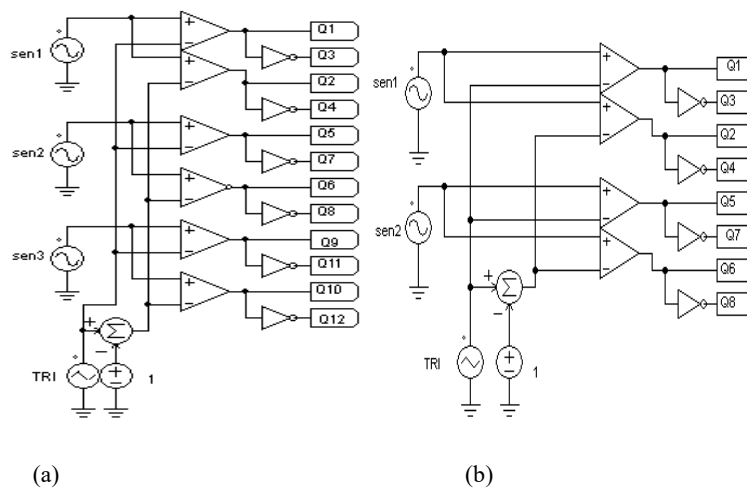
Figura 43 - Inversor multinível: (a) Topologia clássica, (b). Com o número reduzido de componentes (Kouro, 2010)



As vantagens da topologia NPC em relação às outras multiníveis são de possuir uma estrutura simples, com uma menor dependência, tanto em relação do retificador quanto do inversor como também, de possuir um menor número de capacitores. Esta possui um ponto neutro e todos os interruptores são operados com uma tensão de comutação com a metade da tensão do barramento C.C e oferece uma solução simples para estender as gamas de tensão e potência em relação às existentes de conversão de dois níveis.

Na Figura 44, tem-se o circuito de chaveamento para os inversores da topologia clássica e para a topologia com o número de chaves reduzida.

Figura 44 - Inversor multinível: (a) Topologia clássica, (b). Com o número reduzido de componentes (Kouro, 2010).



5.2. Técnicas de Modulação do Inversor para o comando das chaves

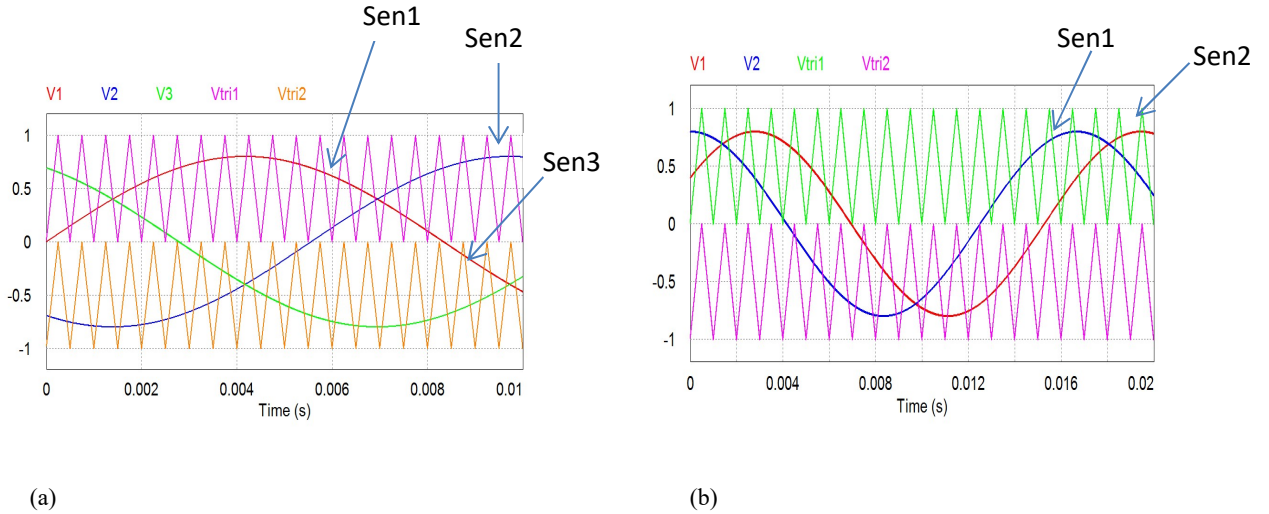
As técnicas de modulação têm por objetivo comandar os interruptores de um conversor, de forma a fornecer uma tensão de saída controlada pela relação cíclica ou pela largura de pulso utilizada. A técnica responsável pelo controle da razão cíclica é denominada de modulação por largura de pulsos (*Pulse Width Modulation* - PWM). A modulação PWM senoidal unipolar para o conversor NPC é realizada através da comparação entre duas ondas portadoras triangulares e uma onda moduladora senoidal.

Existem três estratégias de modulação PWM, a modulação por disposição de fase (*Phase Disposition* - PD) a modulação por disposição de fase oposta (*Phase Opposition Disposition* - POD) e a modulação por disposição de fase oposta e alternada (*Alternative Phase Opposition Disposition* - APOD). Para o caso específico do NPC de três níveis, as modulações POD e APOD são equivalentes. Na modulação por disposição de fase (PD) todas as portadoras estão em fase e na disposição de fase oposta (POD), as portadoras acima do nível zero estão defasadas com as portadoras abaixo do nível zero por 180° . Em ambas as técnicas são necessárias “n-1” portadoras, onde n é o número de níveis do conversor. O conversor é chaveado quando a referência senoidal é maior que ambas as portadoras e é chaveado em zero quando a referência senoidal é maior que a portadora inferior e menor que a portadora superior.

A estratégia escolhida e utilizada para este trabalho foi a PWM com múltiplas portadoras com disposição de fase (*Phase Disposition* - PD). Nessa estratégia são utilizadas portadoras defasadas entre si conforme a topologia do inversor. Destaca-se que a amplitude e a frequência das

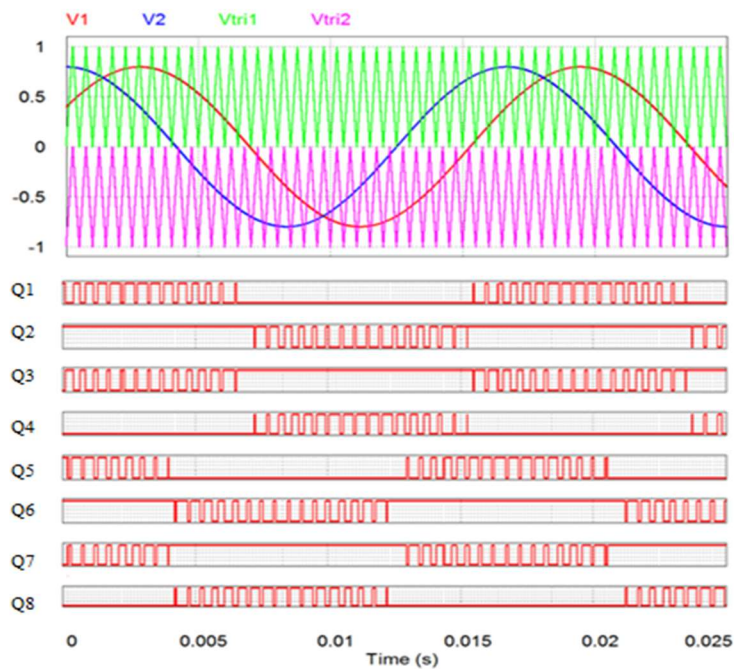
portadoras triangulares é a mesma. Na Figura 45 têm-se as formas de onda do PWM multiportadoras para as duas topologias.

Figura 45- Modulação PWM: (a) Topologia clássica, (b). Com o número reduzido de componentes



Na Figura 46 utilizou-se frequência de chaveamento de 20kHz e o índice de modulação “*m*” igual a 0,8. Nesta figura, apresenta-se o sinal de controle PWM (topologia reduzida) e a saída dos comparadores com o comando para as chaves.

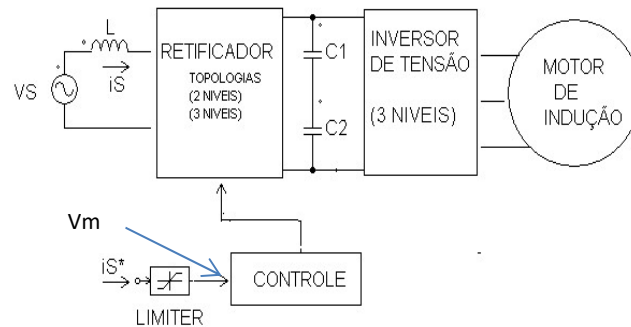
Figura 46 - Comando das chaves no inversor NPC reduzido.



5.3. Simulação do Sistema Completo CA-CA

A Figura 47 mostra a configuração básica de um conversor CA-CA para aplicações em acionamentos elétricos. A estrutura em questão é composta por um retificador monofásico, um barramento CC e um inversor NPC-3L com chaveamento PWM.

Figura 47 – Sistema CA-CA



Durante a operação normal, é necessário que haja tensão suficiente no barramento CC, para que o inversor possa sintetizar uma tensão adequada imposta pela malha de controle, a fim de suprir os requisitos de conjugado demandado pelo sistema. A presença de um afundamento de tensão na entrada do conversor pode restringir a faixa de tensão possíveis de serem sintetizadas pelo controle, afetando o desempenho dinâmico do sistema para determinadas condições de carga.

Mesmo que tal restrição não afete a condição de operação vigente do acionamento, a compensação da redução de tensão no barramento CC, realizada pela malha de controle de tensão na saída do inversor, implica a elevação dos níveis de corrente de entrada.

Com o limitador é possível ligar o motor direto com o objetivo de limitar a corrente na partida do motor de indução.

Para calcular os limites máximos e mínimos para o limitador considera-se:

$$V_m = \frac{V_0}{R_e^*} R_s = \frac{I_s^*}{V_s} V_0 R_s . \quad (174)$$

Como $\frac{I_s^*}{V_s} V_0$ é uma constante então

$$V_m = K I_s^* . \quad (175)$$

Exemplo de cálculo:

Sendo, $I_s^* = 7.72A$ e $V_m \approx 10V$ (*simulado*), então para os 12 Ampéres do motor então o seu valor ficará limitado a: $V_m = \pm 15V$.

Neste capítulo, utilizou-se um modelo de motor de indução com os seguintes parâmetros:

$R_s = 37\Omega$; $L_s = 17\text{mH}$; $R_r = 4,25\Omega$; $L_r = 17\text{mH}$; $L_m = 215\text{mH}$; No. de polos = 4; momento de inércia = 0,4.

Considerou-se que os valores nominais do motor são 220V e 1,1kW para o caso de sistemas com inversor de 2-ramos. Com inversor de 3-ramos, a potência é em torno de 2,2 kW.

Em cada modelo, utilizou-se um wattímetro à entrada dos terminais do motor para verificar-se a potência (P_o) consumida. Para os casos em que utilizou-se inversor de 3-ramos, embora o aumento no consumo, porém utilizou-se os mesmos retificadores com os mesmos componentes calculados no Capítulo 2. Em alguns casos houve ajuste na tensão do barramento CC (V_o_CC) de modo a atender a demanda do inversor e motor e procurou-se atingir os valores nominais do motor com índice de modulação do inversor (ma) igual a no máximo 0,85 sempre que possível. Todos os inversores estão com 20 kHz de frequência de chaveamento em PWM senoidal. Em todas as análises, a corrente de entrada, na fonte monofásica CA, é apresentada multiplicada por um fator de 10 para melhor visibilidade. Os sistemas com inversor de 3-ramos serão apresentados apenas com retificador controlado por “OCC”.

5.3.1. Simulação de Sistemas CA-CA com Controle por Histerese

A Figura 48 apresenta um sistema CA-CA, monofásico para trifásico, com retificador em 2-Níveis com controle histerese e inversor 3-Níveis de 2-ramos. As Figuras 49 e 50 mostram os resultados de simulação correspondentes. Observa-se que na Figura 49 a corrente eficaz de entrada e as tensões do barramento CC, e na Figura 50 a potência de saída medida no motor, convergem para os mesmos valores projetados para o retificador de 2-Níveis (Capítulo 2). Na Figura 51 é mostrado o modelo do sistema com retificador 3-Níveis e inversor de 2-ramos, e nas Figuras 52 e 53 estão os correspondentes resultados. Houve um aumento da tensão do barramento CC (Figura 52) em relação ao especificado para o retificador de 3-Níveis (629V) conforme feito no Capítulo 2. Mas assim, os valores nominais de potência e tensão no motor são atendidos (Figura 53) com $ma=0,85$. É verificada na Figura 52 uma redução de THD% (THD_iL) na corrente de entrada em relação ao obtido com o sistema da Figura 48, porém não significativa.

Figura 48 – Sistema com retificador em 2-Níveis com controle histerese e inversor 3-Níveis de 2-ramos.

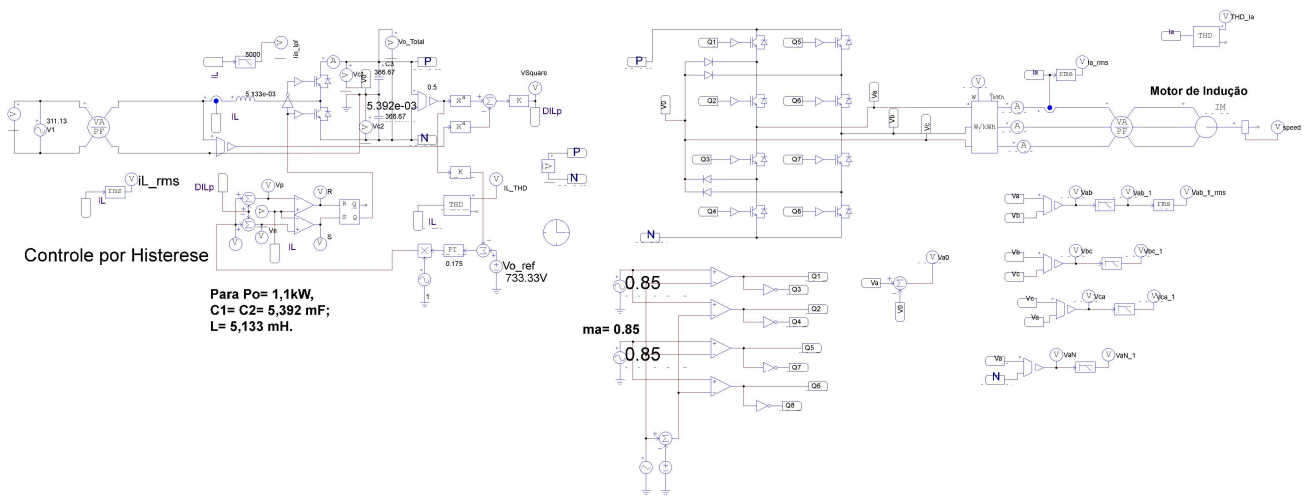


Figura 49 – Resultados de simulação do sistema da Figura 48. (a) Tensão e corrente (multiplicada por 10) na fonte CA; (b) THD% da corrente de entrada e fator de potência total na fonte CA monofásica; (c) Tensões no barramento CC.

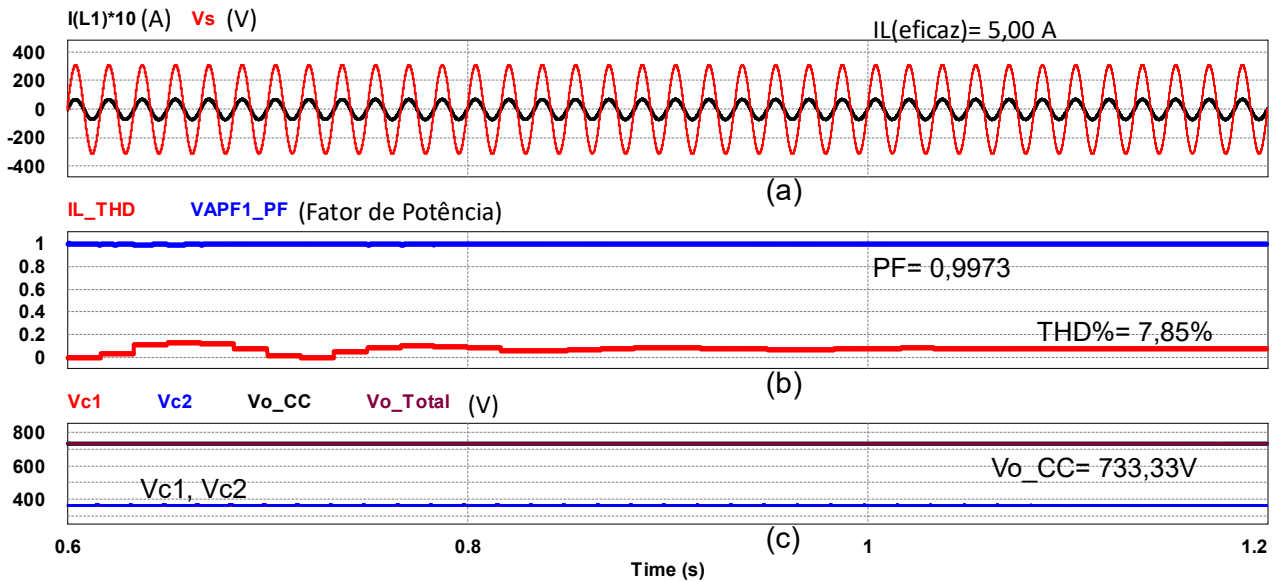


Figura 50 – Resultados de simulação do sistema da Figura 48. (a) Correntes de fase do motor; (b) THD% na corrente de fase do motor; (c) Valor eficaz da corrente de fase do motor (I_{a_rms}), componente fundamental da tensão fase-fase do motor (V_{ab_1}) e seu valor eficaz ($V_{ab_1_rms}$); (d) Potência real (P_o) consumida pelo motor.

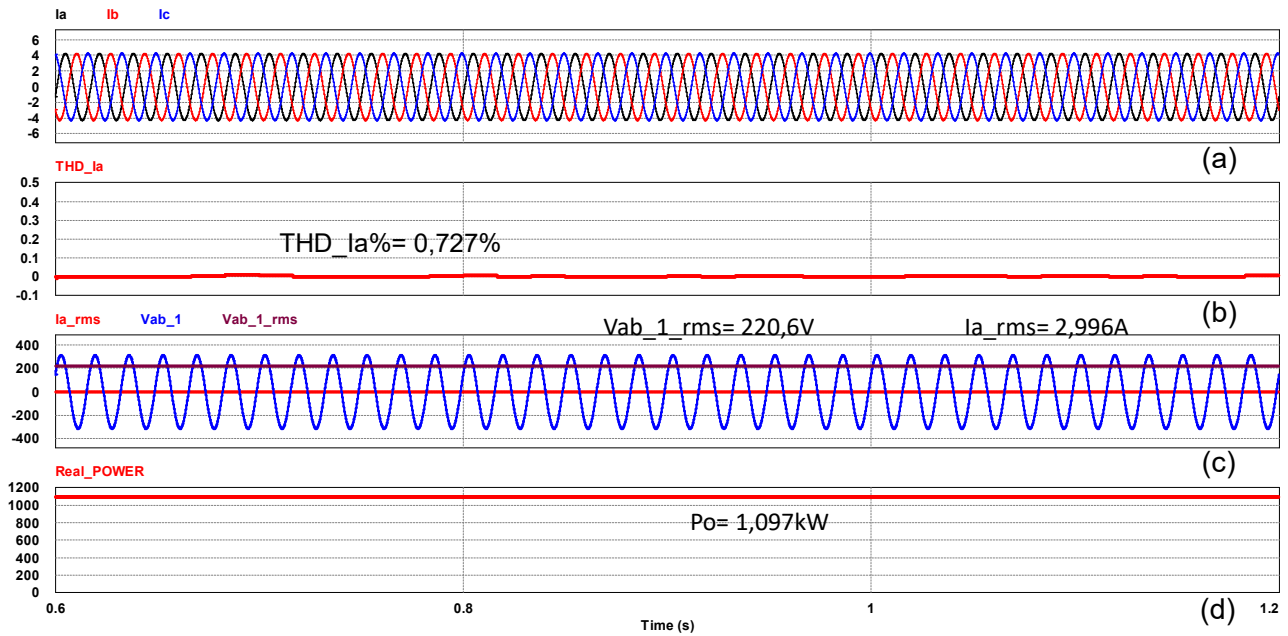


Figura 51 – Sistema com retificador em 3-Níveis com controle histerese e inversor de 2-Ramos.

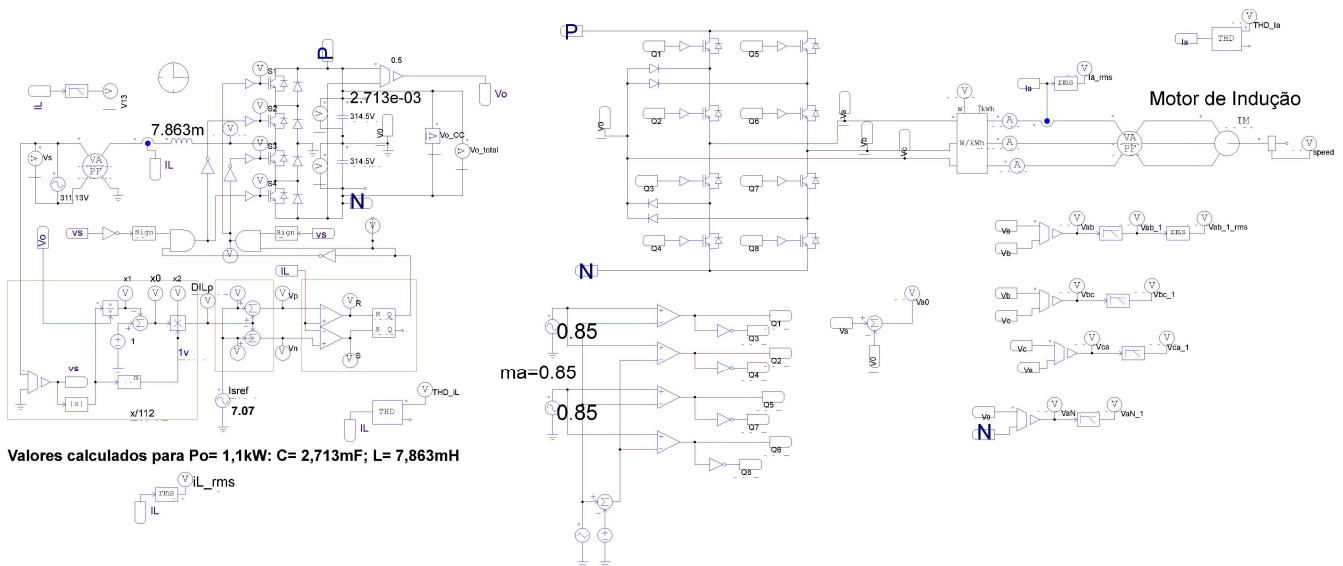


Figura 52 – Resultados de simulação do sistema da Figura 51. (a) Tensão e corrente (multiplicada por 10) na fonte CA; (b) THD% da corrente de entrada e fator de potência total na fonte CA monofásica; (c) Tensões no barramento CC.

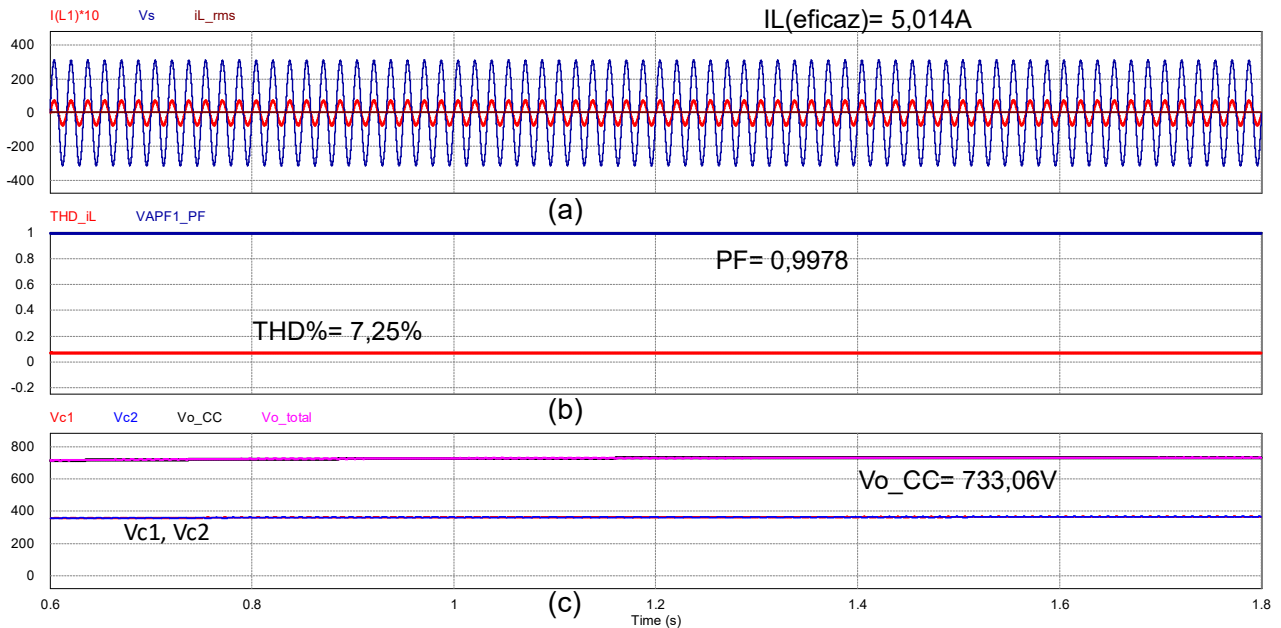
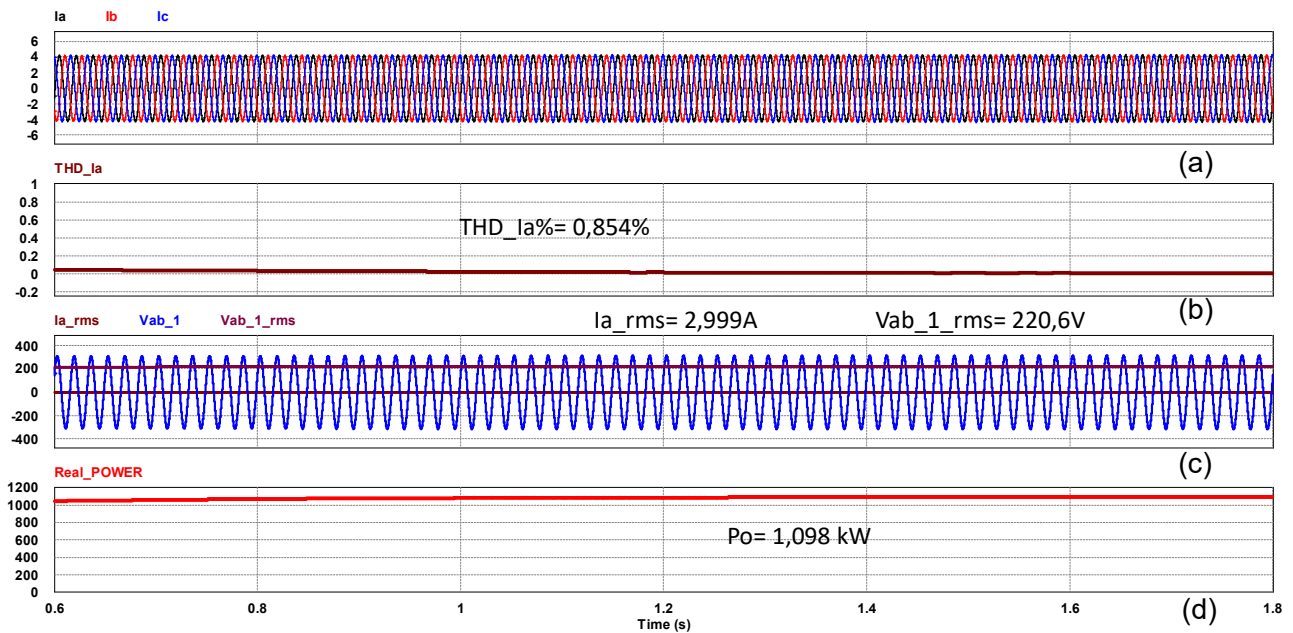


Figura 53 – Resultados de simulação do sistema da Figura 51. (a) Correntes de fase do motor; (b) THD% na corrente de fase do motor; (c) Valor eficaz da corrente de fase do motor (I_a rms), componente fundamental da tensão fase-fase do motor (V_{ab_1}) e seu valor eficaz ($V_{ab_1_rms}$); (d) Potência real (P_o) consumida pelo motor.



5.3.2. Simulação de Sistemas CA-CA com Controle por “OCC”

Todos os sistemas apresentados nesta seção operam com retificadores controlados por “OCC”. A Figura 54 mostra um sistema de acionamento com retificador de 2-Níveis e inversor de 2-ramos, e nas Figuras 55 e 56 estão os correspondentes resultados. E na Figura 57 está o sistema com retificador de 3-Níveis e inversor de 2-ramos, com os resultados da análise apresentados nas Figuras 58 e 59. Para ambos os sistemas (Figuras 54 e 57) houve redução da distorção harmônica da corrente de entrada (THD_{iL}), em relação aos valores obtidos com controle histerese, porém a mais significativa foi a do sistema com retificador de 3-Níveis (Figura 58) com o valor 2,56%. Neste sistema houve aumento de 9,54% na tensão do barramento CC (Vo_{CC}) comparado ao valor projetado para a topologia retificador de 3-Níveis (Capítulo 2). Ambos os sistemas (Figuras 54 e 57) atendem aos valores nominais do motor.

Figura 54 – Sistema com retificador em 2-Níveis com controle “OCC” e inversor de 2-ramos.

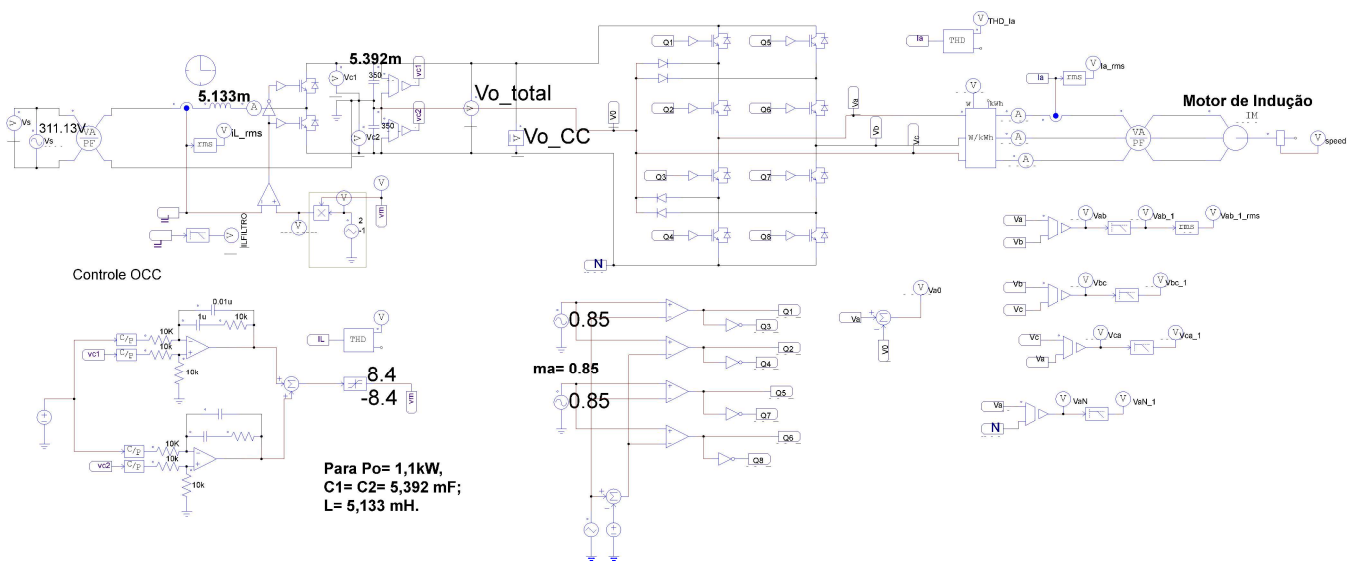


Figura 55 – Resultados de simulação do sistema da Figura 54. (a) Tensão e corrente (multiplicada por 10) na fonte CA; (b) THD% da corrente de entrada e fator de potência total na fonte CA monofásica; (c) Tensões no barramento CC.

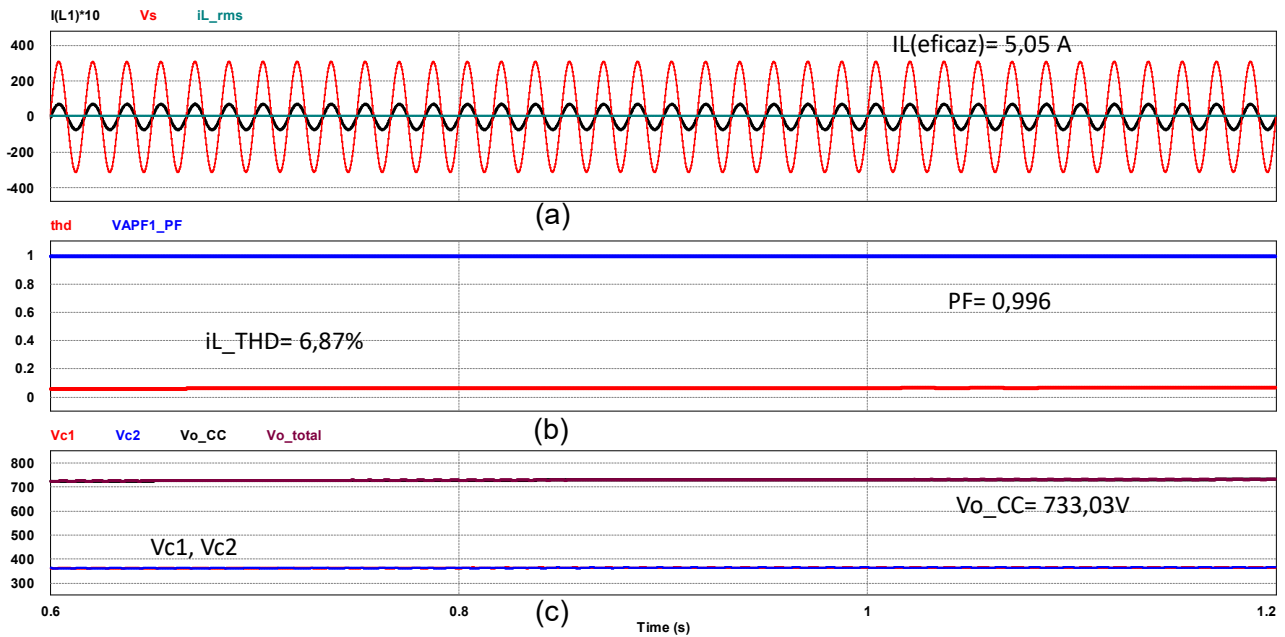


Figura 56 – Resultados de simulação do sistema da Figura 54. (a) Correntes de fase do motor; (b) THD% na corrente de fase do motor; (c) Valor eficaz da corrente de fase do motor (I_{a_rms}), componente fundamental da tensão fase-fase do motor (V_{ab_1}) e seu valor eficaz ($V_{ab_1_rms}$); (d) Potência real (P_o) consumida pelo motor.

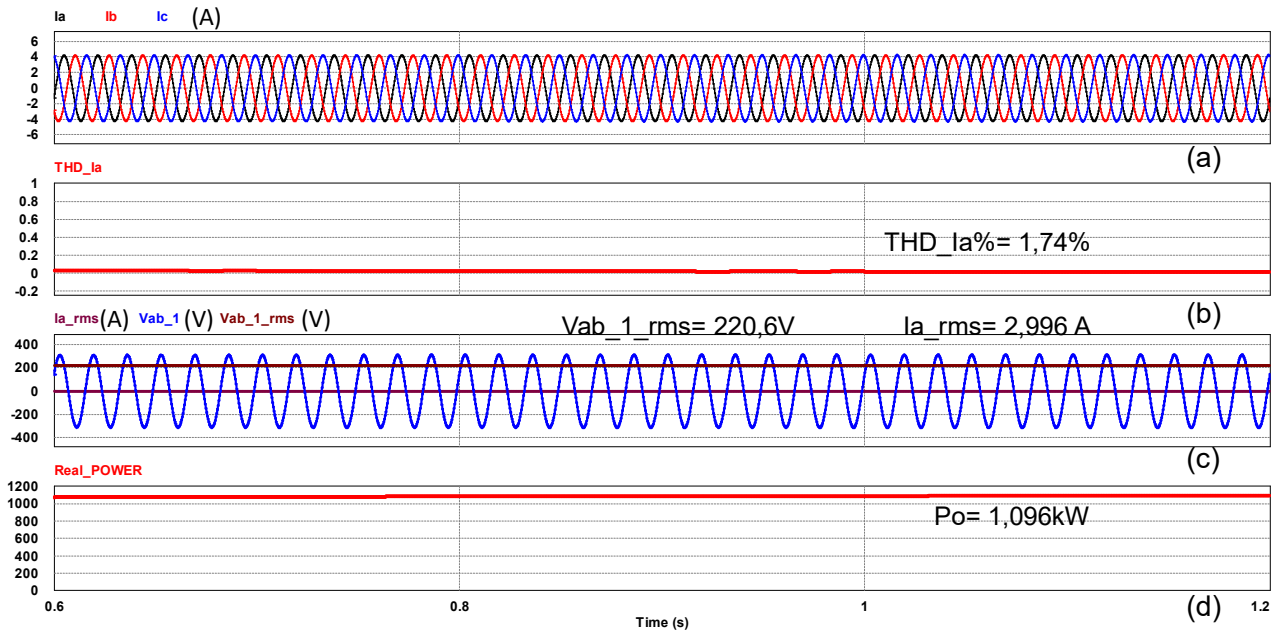


Figura 57 – Sistema com retificador em 3-Níveis com controle “OCC” e inversor de 2-Ramos

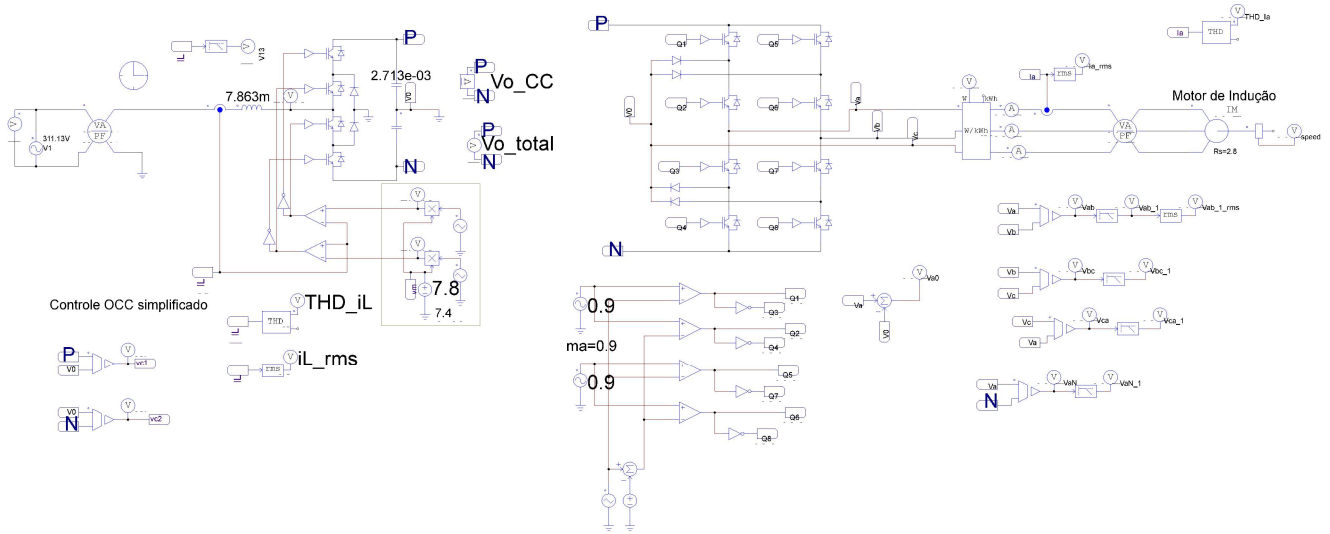


Figura 58 – Resultados de simulação do sistema da Figura 57. (a) Tensão e corrente (multiplicada por 10) na fonte CA; (b) THD% da corrente de entrada e fator de potência total na fonte CA monofásica; (c) Tensões no barramento CC.

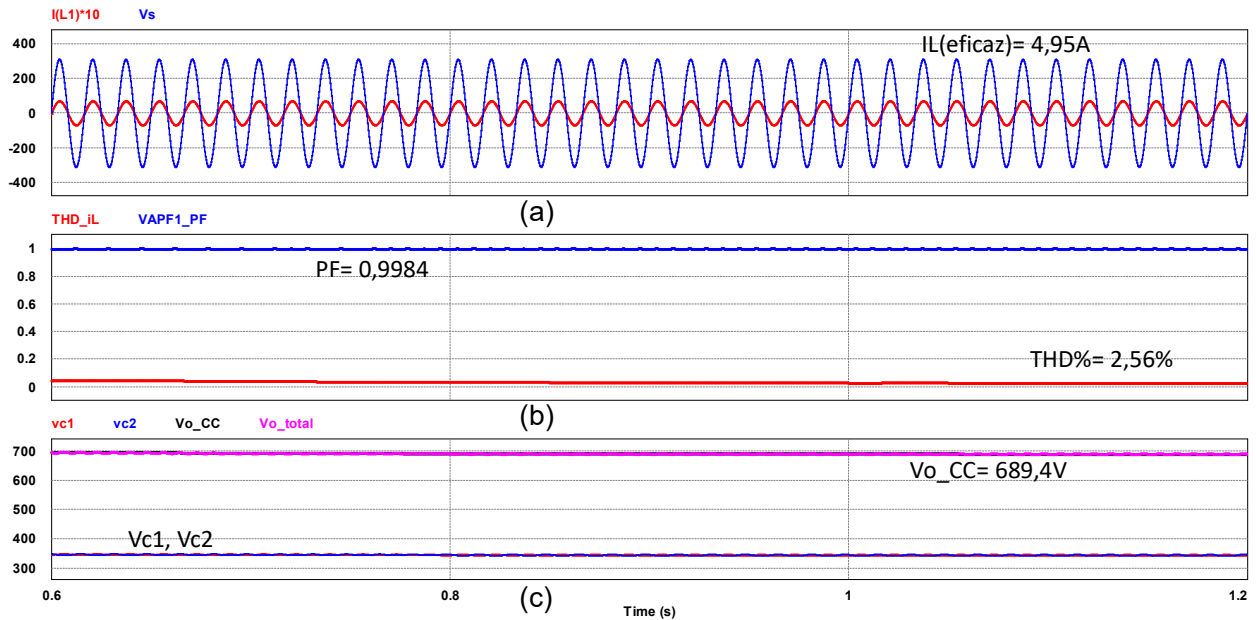
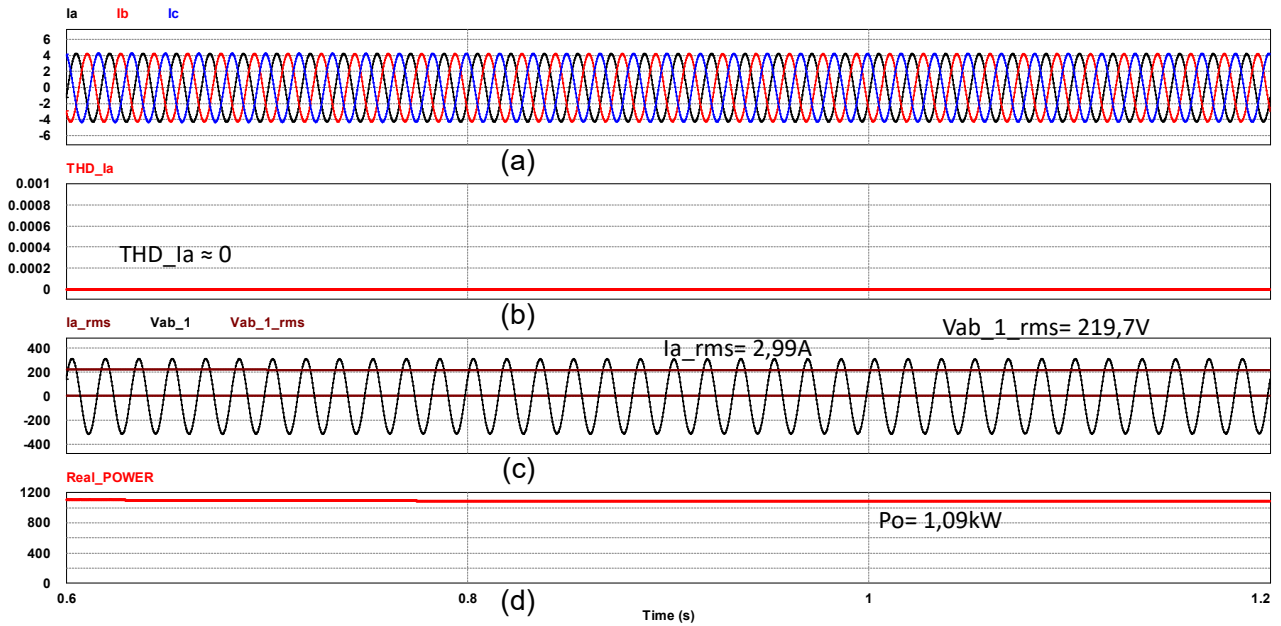


Figura 59 – Resultados de simulação do sistema da Figura 57. (a) Correntes de fase do motor; (b) THD% na corrente de fase do motor; (c) Valor eficaz da corrente de fase do motor (I_{a_rms}), componente fundamental da tensão fase-fase do motor (V_{ab_1}) e seu valor eficaz ($V_{ab_1_rms}$); (d) Potência real (P_o) consumida pelo motor.



Na Figura 60 está um sistema com retificador de 2-Níveis e inversor de 3-ramos e a correspondente análise é apresentada nas Figuras 61 e 62. E na Figura 63 é mostrado o sistema com retificador de 3-Níveis e inversor de 3-ramos com os correspondentes resultados nas Figuras 64 e 65. O índice de THD% obtido em ambos os sistemas está abaixo de 5% e, portanto, atende à norma técnica do IEEE. E também, não foram necessários maiores ajustes no barramento CC de ambos os sistemas para atender à demanda do motor.

Figura 60 – Sistema com retificador em 2-Níveis com controle “OCC” e inversor de 3-ramos.

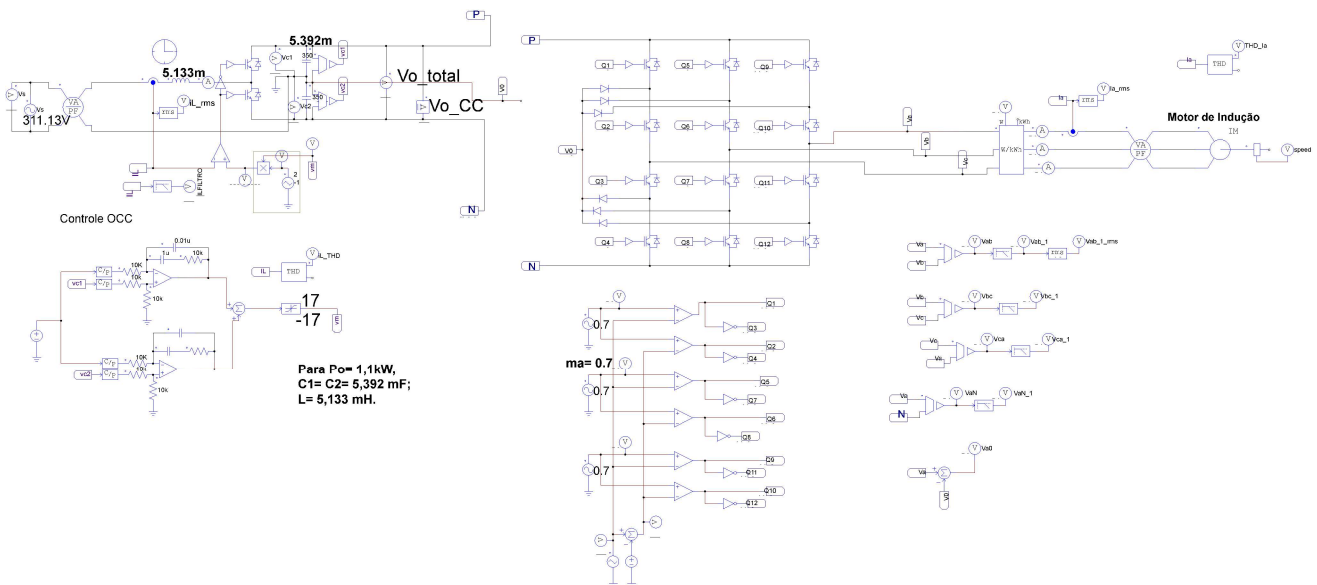


Figura 61 – Resultados de simulação do sistema da Figura 60. (a) Tensão e corrente (multiplicada por 10) na fonte CA; (b) THD% da corrente de entrada e fator de potência total na fonte CA monofásica; (c) Tensões no barramento CC.

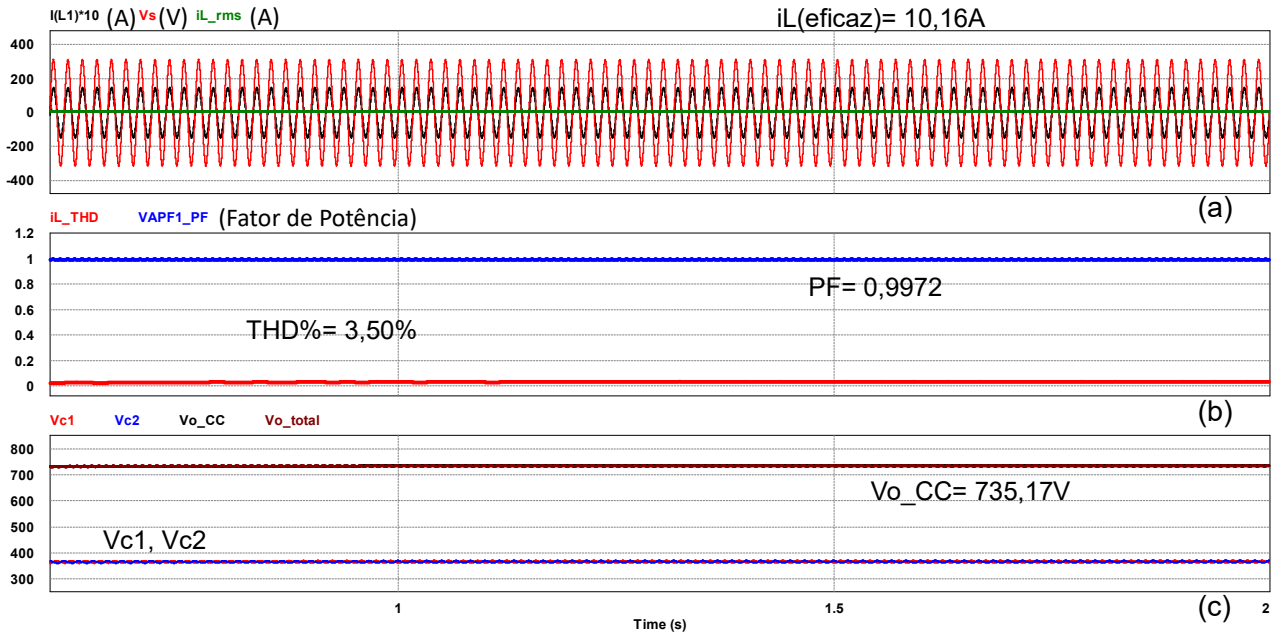


Figura 62 – Resultados de simulação do sistema da Figura 60. (a) Correntes de fase do motor; (b) THD% na corrente de fase do motor; (c) Valor eficaz da corrente de fase do motor (I_{a_rms}), componente fundamental da tensão fase-fase do motor (V_{ab_1}) e seu valor eficaz ($V_{ab_1_rms}$); (d) Potência real (P_o) consumida pelo motor.

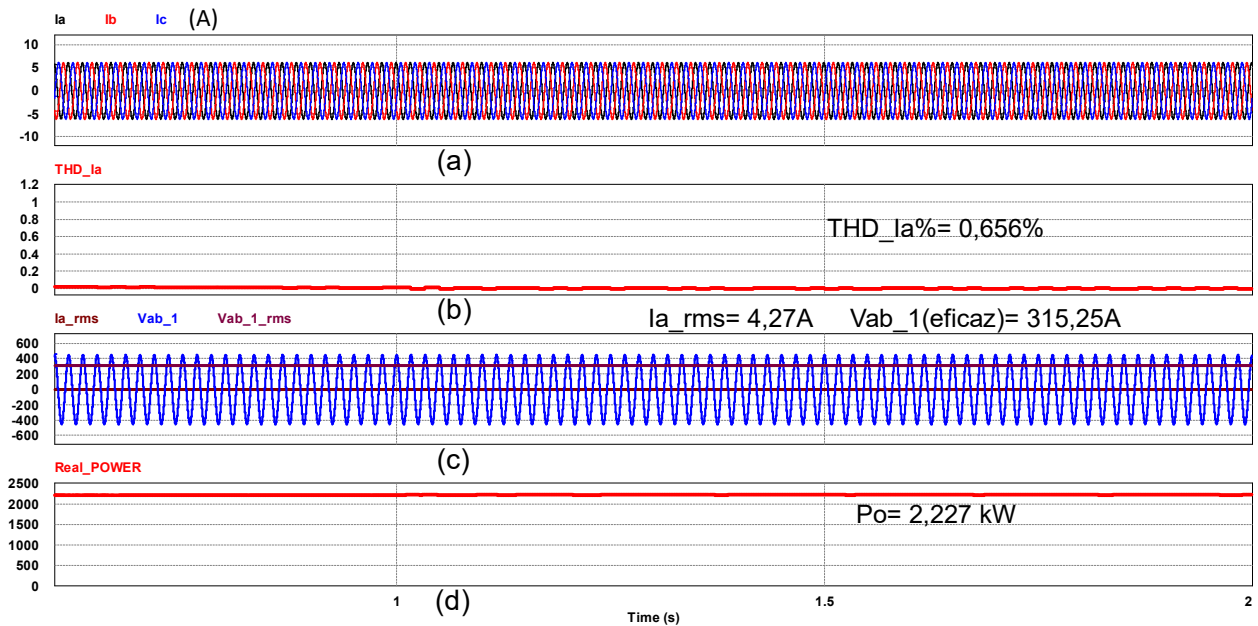


Figura 63 – Sistema com retificador em 3-Níveis com controle “OCC” e inversor de 3-Ramos

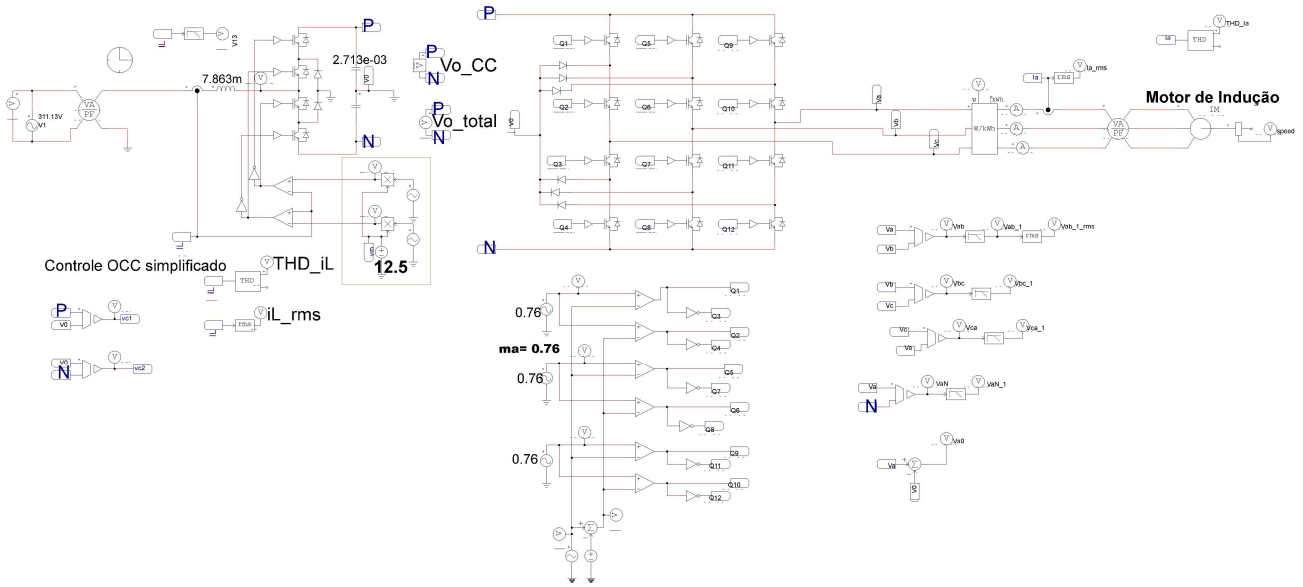


Figura 64 – Resultados de simulação do sistema da Figura 63. (a) Tensão e corrente (multiplicada por 10) na fonte CA; (b) THD% da corrente de entrada e fator de potência total na fonte CA monofásica; (c) Tensões no barramento CC.

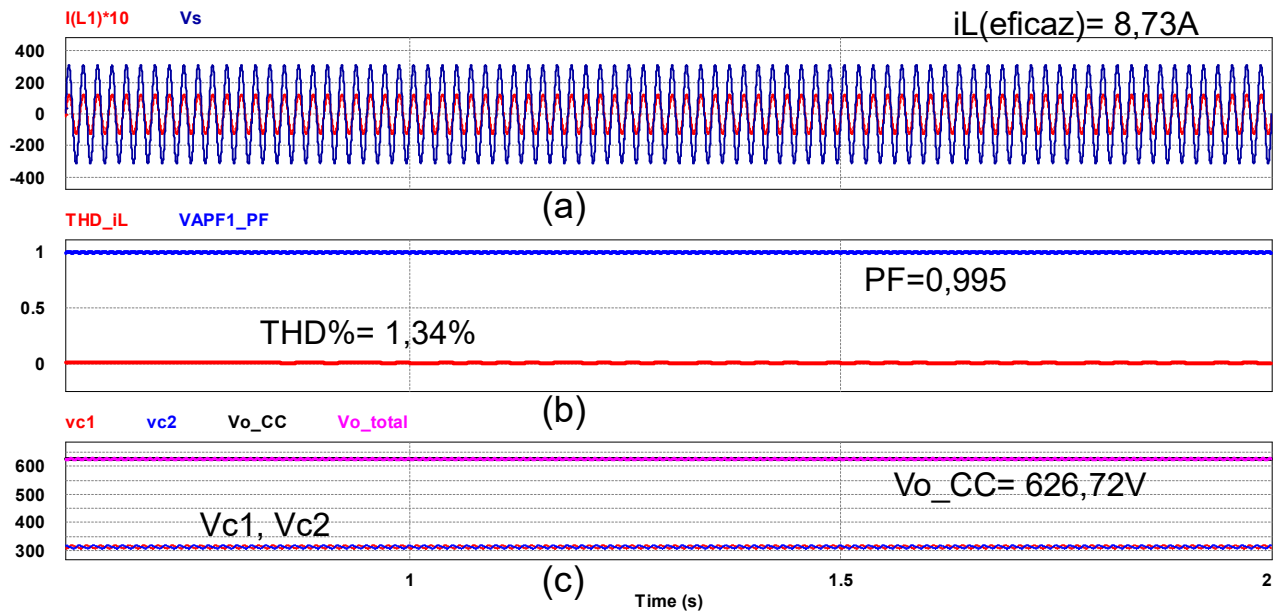
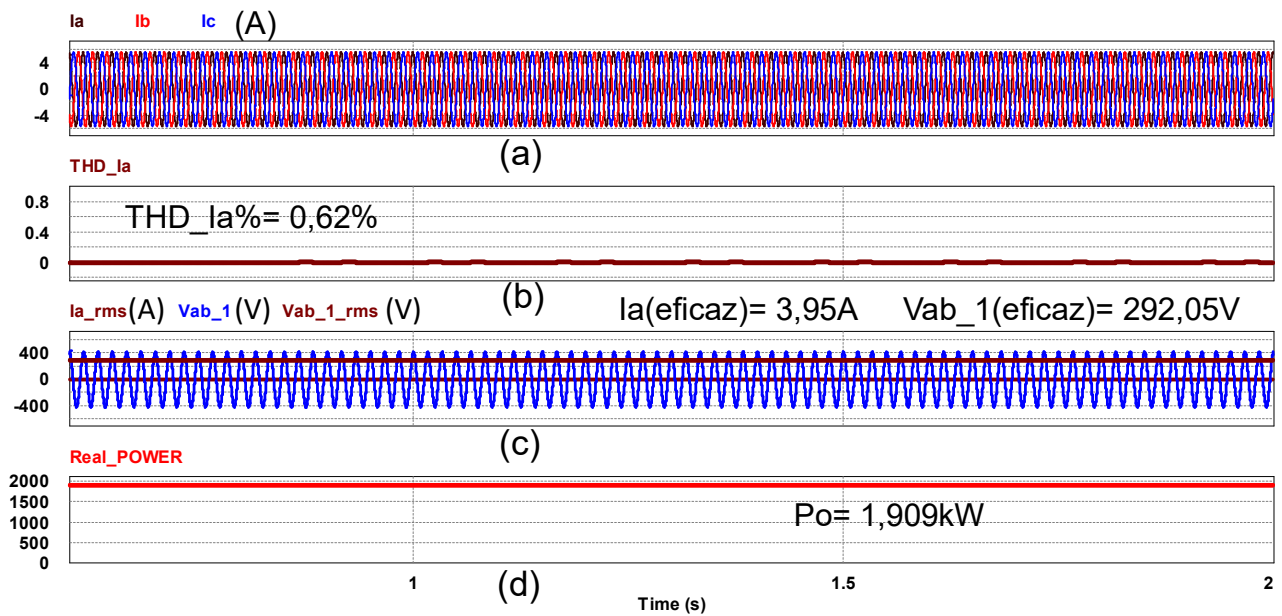


Figura 65 – Resultados de simulação do sistema da Figura 63. (a) Correntes de fase do motor; (b) THD% na corrente de fase do motor; (c) Valor eficaz da corrente de fase do motor (I_{a_rms}), componente fundamental da tensão fase-fase do motor (V_{ab_1}) e seu valor eficaz ($V_{ab_1_rms}$); (d) Potência real (P_O) consumida pelo motor.



6. CONCLUSÕES

Nesta dissertação foi apresentada metodologia de cálculo para o dimensionamento dos componentes de retificadores monofásicos meia-ponte “*boost*” dobrador em dois-níveis e “*boost*” em três-níveis. Para fins de projeto e análise, considerou-se frequência de chaveamento de 20 kHz. Observou-se que na topologia de três-níveis os capacitores são reduzidos à metade em comparação aos calculados para a topologia de dois-níveis. Aplicou-se a essas topologias técnicas de controle histerese e “*One-Cycle (OCC)*” e foi realizada uma análise comparativa do desempenho. Os resultados obtidos mostraram que somente com o retificador “*boost*” de três-níveis com controle “*OCC*” obteve-se índice reduzido de distorção harmônica total (THD%) da corrente na fonte CA monofásica a nível menor que 5%, o que atende à norma técnica do IEEE (5%). Outro aspecto importante, é quanto a tensão total do barramento CC que foi menor no caso do retificador de três-níveis.

Foram analisados por simulação diversos sistemas CA-CA combinando retificador de dois-níveis ou de três-níveis com inversor de três-níveis de dois-ramos ou três-ramos, acionando um motor de indução trifásico.

Na análise por simulação de sistemas CA-CA com inversor de três-níveis e dois-ramos (topologia reduzida), somente o caso com retificador de três-níveis e controle “*OCC*” proporcionou THD% da corrente de entrada satisfatório (menor que 5%) à norma IEEE. E no caso dos sistemas com inversor de três-níveis e três-ramos com retificador, dois-níveis ou três níveis, controlado por “*OCC*”, ambos os sistemas proporcionam THD% da corrente de entrada abaixo do limite 5%.

De todas as análises realizadas, aquelas com retificador “*boost*” de três-níveis com controle “*OCC*” forneceram os melhores resultados em termos da redução do THD% da corrente na fonte monofásica CA.

Como trabalhos futuros, identifica-se a necessidade de mais estudos sobre topologias e técnicas de controle que produzam sistemas com reduções de THD%, valores dos componentes passivos e tensão do barramento CC. É importante notar que a tensão do barramento CC impacta a especificação de tensão das chaves semicondutoras. Outro ponto importante é a validação por resultados experimentais.

REFERÊNCIAS

- AJIT, A. GHIODKE; KISHORE, CHATTERJEE. “*Three-phase Three-level One-Cycle Controlled Bidirectional AC-to-DC NPC Converter*”. Department of Electrical Engineering Indian Institute of Technology Bombay Mumbai, India, 2012.
- BARBI, I. et al. “*Conversores Monofásicos Bidirecionais com Correção Ativa do Fator de Potência*”. Apostila do curso, INEP/EEL/UFSC, Florianópolis, 1996
- BARBI, I.; DE SOUZA, A.F. “*Retificadores Boost de Onda Completa com Alto Fator de Potência*”. Apostila do curso, INEP/EEL/UFSC, Florianópolis, 1996
- BARBI, I.; MARTINS, D.C. “*Eletrônica de Potência - Conversores CC-CC Básicos Não Isolados*”. Florianópolis, Ed. dos Autores, 2000.
- BARBI, I.; “*Eletrônica de Potência - Projetos de fontes Chaveadas*”. Florianópolis, Ed. dos Autores, 2001.
- BARBI, I.; DE SOUZA, A.F. “*Família de Conversores Boost Para a Correção do Fator de Potência de Retificadores Monofásicos*”. Relatório Interno, INEP/EEL/UFSC, Florianópolis, 2003.
- BARBI, I. “*Retificadores Monofásicos com Correção Ativa do Fator de Potência empregando o conversor Boost*”. Apostila da UFSC, Florianópolis, 2015.
- BEHERA, R.K.; DAS S.P. “*Utility friendly three-level neutral point clamped Converter-fed high-performance induction motor drive*”. IET Power Electron., vol. 5, Iss. 7, 2012. pp. 1196–1203 & The Institution of Engineering and Technology, doi, 2012. 10.1049 /iet-pel. 2011.0260, 2010.
- BENTO, A. A. M.; SILVA, E. R. C. “*Systematic and Comparative Study of One-Cycle Control Techniques for Power Factor Correction Boost Converters*”. In proceedings of IEEE INDUSCON 2006, Recife, 2006.
- BELLAR, M. D.; AREDES, M.; NETO, J. L. S.; L. ROLIM, G. B., AQUINO; F. C.; PETERSEN, V.C. “*Comparative analysis of single-phase to three-phase converters for rural electrification*”. in Proc, IEEE, Int. Symp. Ind. Electron., vol. 2, 1255–1260 p, Maio 2004.
- BOSE, B. K. “*The Past, Present, and Future of Power Electronics*”. IEEE, Industrial Electronics Magazine, jun. 2009.
- BOSE, B. K. “*Power Electronics and Motor Drives, Recent Progress and Perspective*”, Life Fellow, ieee, Transactions on Industrial Electronics, vol. 56, no. 2, Fevereiro 2009.
- BOSE, B. K. “*Energy, Environmental Pollution and the Impact of Power Electronics*”. IEEE, Industrial Electronics Magazine, Março 2010.
- BOSE, B. K. “*Global Energy Scenario and Impact of Power Electronics in 21st Century*”. IEEE, Trans. Ind. Electron, vol. 60, no. 7, pp. 2638 – 2651, Julho 2013.
- BRAGA, H. A. C.; BARBI I. “*Conversores Estáticos Multiníveis: uma revisão*”. SBA Controle & Automação, Vol. 11 n°. 01, jan., fev., mar, abr. 2000.
- BROWN, R.; SOLDANO, M. (2005a). “*Application Note AN1077 – PFC Converter Design with IR1150 One Cycle Control IC*”. International Rectifier, El Segundo, California, USA, Junho 2005.

BROWN, R.; SOLDANO, M. (2005b). "One Cycle Control IC Simplifies PFC Designs. Twentieth Annual IEEE Applied Power Electronics Conference and Exposition". APEC 2005. Austin, Texas, USA, 6-10, 2 v. 825-829 p, Março 2005.

CARRASCO, J.M et al. "Power Electronic Systems for The Grid Integration of Renewable Energy Sources: a Survey". IEEE, Transactions on Industrial Electronics, Piscataway, v. 53, n°. 4, p. 1002-1016, 2006.

CHEN, Y.; SMEDLEY K. M. (Senior Member). "Practical Issues in Parallel Operation Of One-Cycle Controlled PFC Rectifiers". IEEE, Power Electronics Laboratory, Department of Electrical Engineering and Computer Science, University of California Irvine, CA 92697, USA. 2005.

CORREA, M.B.R.; JACOBINA, C.B. et al. "A New approach to generate PWM for four switch three phase inverters". Power Elect. Specialists. Conference, PESC 99, 30th Annual IEEE, vol. 2, pp.941-946, 1999.

DALESSANDRO, L.; DROFENIK, U.; ROUND, S. D.; KOLAR J. W. "A novel hysteresis current control for three-phase three-level rectifiers". in Proc., Applied Power Electronics Conf., vol. 1, pp. 501–507, 2005.

IEC 61000-3-2. "Amendments for Equipment with AC Mains Power: Electromagnetic Compatibility (EMC)", Part 3-2: Limits for Harmonic Current Emissions (Equipment Input Current $\leq 16A$ per Phase), 1995.

IEEE 519-1992. IEEE "Recommended Practices and Requirements for Harmonic Control in Electrical Power Systems". IEEE, ISBN: 1559372397 , Maio 1992.

ENJETI, P.; RAHMAN, A.; JAKKLI, R. "Economic single phase to three phase converter topologies for fixed frequency output". in Proc., 6th Annual Appl. Power Electron. Conf. Expo., pp. 88–94, Março1991.

ENJETI, P.; RAHMAN, A.; JAKKLI, R. "Economic single phase to three phase converter topologies for fixed frequency output". IEEE, Trans. Power Electron., vol. 8, no. 3, pp. 329–335, Julho1993.

ENJETI, P.; RAHMAN A. "A new single phase to three phase converter with active input current shaping for low cost ac motor drives". in Proc., IEEE, Ind. Appl. Soc. Annu. Meet. Conf. Rec., vol.2, pp.935– 942, Outubro 1990.

ENJETI, P. N.; SULISTYONO W.; CHOI, S. "A new direct phase converter to power three phase induction motor from a single phase supply". in Proc., 25th Annu. IEEE Power Electron. Spec. Conf., vol. 2, pp. 1173–1179, Junho1994.

JACOBINA, C. B.; DOS SANTOS, E. C. Jr.; CORREA, M. B. R. "Single phase to three-phase-four-wire ac-ac component minimized converters without capacitor dc-bus mid-point connection". in Proc. IEEE, 36th Power Electron. Spec. Conf., pp. 2415–2421, Junho 2005.

JACOBINA, C. B.; DOS SANTOS, E. C. Jr.; ROCHA, N.; FABRICIO, E. "Single phase to three-phase five leg converter based on two parallel single-phase rectifiers", in Proc. 35th Annu. Conf., IEEE, Ind. Electron., pp. 850–855, Novembro2009.

JACOBINA, C. B. et al. "Single-Phase to Three-Phase Drive System Using Two Parallel Single-Phase Rectifiers". IEEE, Transactions on Power Electronics, vol.25, n°. 5, may 2010.

- JACOBINA, C. B.; DE FREITAS, I. S.; DA SILVA, E. R. C. “*Reduced-switch count six-leg converters for three-phase-to-three-phase/four-wire applications*”. IEEE, Transactions on Industrial Electronics, vol. 54, no. 2, pp. 963–973, Abril 2007.
- JACOBINA, C. B.; FREITAS, I. S.; LIMA, A. M. N. “*DC-link three phase-to-three-phase four-leg converters*”. IEEE, Transactions on Industrial Electronics, vol. 54, no. 4, pp. 1953–1961. Agosto 2007.
- JACOBINA, C. B.; DOS SANTOS, E. C. Jr.; CORREA, M. B. de R.; DA SILVA, E. R. C. “*AC motor drives with a reduced number of switches and boost inductors*”. IEEE, Trans. Ind. Appl., vol. 43, no. 1, pp. 30–39, Janeiro/Fevereiro 2007.
- JACOBINA, C. B.; DOS SANTOS, E. C. Jr.; CORREA, M. B. R. “*Control of the single-phase to three-phase four-leg converter for constant frequency output voltage*”. in Proc., IEEE, 36th Power Electron. Spec. Conf., pp. 52–58, Junho 2005.
- JACOBINA, C. B.; DOS SANTOS, E. C. Jr.; ROCHA, N. “*Suitable single-phase to three-phase AC-DC-AC power conversion system*”. IEEE, Trans. Power Electron., vol. 30, no. 2, pp. 860–870. Fevereiro 2015.
- JACOBINA, C. B.; DA SILVA, E. R. C.; CIPRINANO, E.; ROCHA, N. “*Single-phase to three-phase power converters: State of the art*”. IEEE, Trans. Power Electron., vol. 27, no. 5, pp. 2437–2452, may 2012.
- KOLAR, J.; ZACH, F. “*A novel three-phase utility interface minimizing line current harmonics of high-power telecommunications rectifier modules*”. IEEE, Trans. Ind. Electron., vol. 44, no. 4, pp. 456–467, Agosto 1997.
- KOURO, S. et al. “*Control of Simplified Multilevel AC-DC-AC Converter for Small Power Generation Systems*”. Industrial Electronics Society, IECON 2013, 39th Annual Conference of the IEEE, Novembro 2013.
- KOURO, S. et al. “*Recent Advances and Industrial Applications of Multilevel Converters*”. IEEE, Transactions on Industrial Electronics, vol. 57, n° 8, Agosto 2010.
- MOHAN, N.; UNDERLAND, T. M.; FERRARO, R. J.; “*A sinusoidal line current rectification with a 100kHz B-SIT step-up converter*”, in IEEE PESC Conf. Rec., pp.9298, 1984.
- NABAE, A.; TAKAHASHI, I.; AKAGI H. “*A new neutral-point clamped PWM inverter*”. IEEE, Transactions on Industry Applications, vol. IA-17, pp. 518523, Setembro 1981.
- NGUYEN H. V.; LEE D. C. “*Comparison of Power Losses in Single-Phase to Three-Phase AC/DC/AC PWM Converters*”. 9th International Conference on Power Electronics-ECCE, 63 Convention Center, Seoul, Korea, Asia, 1-5 Junho 2015.
- PENG, F. Z.; QIAN, W.; CAO, D. “*Recent Advances in Multilevel Converter/Inverter Topologies and Applications*”. in Conf. Rec., IEEEJ, International Power Electronics Conf., IPEC 2010, pp. 492–501. Sapporo, Japan, Junho 2010.
- POMILIO, J. A. “*Pré-Reguladores de Fator de Potência*”. Faculdade de Engenharia Elétrica e de Computação – Universidade Estadual de Campinas, Campinas, São Paulo, 2007. Disponível em: <<http://www.dsce.fee.unicamp.br/~antenor/pfp.html>> Acessado em 29/02/2009
- ROSSETTO, L.; SPIAZZI, G.; TENTI, P. “*Control Techniques for Power Factor Correction Converters*”. Proceedings of Power Electronics, Motion Control (PEMC), Warsaw, Poland, pp. 13101318, Setembro 1994.

RUZBEHANI, M.; ZHOU, L.; MIRZAEI, N. “*Improvement of One-Cycle Controller Response with a Current Mode Controller*”. Journal of Power Electronics, vol. 10, n° 1, Janeiro 2010.

SHARMA, R.; HAQUE, A. “*Simulation and Analysis of Power Factor Correction in Electric Control System for Metal Halide High Intensity Discharge Lamps*”. Advance in Electronic and Electric Engineering, ISSN 2231-1297, vol. 4, n° 2, pp. 185-192 , 2014.

SMEDLEY, K. M.; CUK, S. “*One-cycle control of switching converters*”. IEEE, Trans. power Electron., 625- 633 pp. 10 v, 1995.

SMEDLEY, K. M.; ZHOU, L.; QIAO, C. “*Unified constant frequency integration control of active power filters steady state and dynamics*”. IEEE, Trans. Power Electron., 16 v. 369-375 pp, 2001.

SRINIVASAN, R. (Student Member, IEEE); ORUGANTI, R. (Member, IEEE). “*A Unity Power Factor Converter Using Half-Bridge Boost Topology*”. IEEE. Transactions on Power Electronics, vol. 13, no. 3, pp. 487, Maio 1998.

TARIQ, M. A.; KHAN, H. “*Performance evaluation of single-phase to three-phase converters*”. Proceedings of 5th SARC-IRF International Conference, , New Delhi, India, 25 de Maio, 2014.

TUDESCHINI, L. G. E. *A bioeletricidade sucroenergética na diversificação da matriz elétrica brasileira: potenciais, barreiras e perspectivas*. 2012. Disponível em: <http://www.unica.com.br/documentos/documentos/bioeletricidade/> Acesso em: 8/03/2015.

